

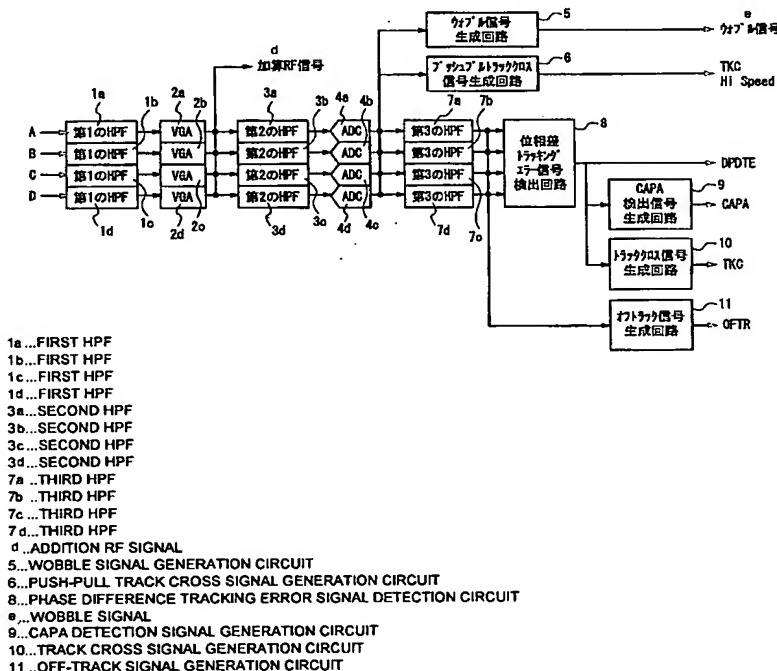


PCT



- 〔続葉有〕

- (54) 発明の名称: 光ディスク装置



(57) Abstract: As shown in Fig. 1 and Fig. 2, an optical disc device includes: a high-frequency band processing circuit for removing a low-frequency component of a signal output from each light receiving element of a pickup, performing AD conversion by a high-speed low-bit AD converter, and after this, generating various signals required for recording/reproduction of the optical disc by digital processing; and a low-frequency band processing circuit for removing a high-frequency component of a signal output from each light receiving element of the pickup, performing AD conversion by a low-speed high-bit AD converter,

〔統葉有〕



(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告書

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

and after this, generating various signals required for recording/reproduction of the optical disc by digital processing. Thus, by using a single circuit, it is possible to generate various signals required for recording/reproduction of an optical disc, thereby reducing the product cost, power consumption, and the circuit size.

(57) 要約: この発明にかかる光ディスク装置は、第1図及び第2図に示すように、ピックアップの各受光素子から出力される信号の低周波数成分を除去し、高速低ビットのAD変換器によりAD変換を行った後にデジタル処理によって光ディスクの記録・再生に必要な種々の信号を生成する高周波数帯域処理回路と、ピックアップの各受光素子から出力される信号の高周波数成分を除去し、低速高ビットの時分割AD変換器により時分割AD変換を行った後にデジタル処理によって光ディスクの記録・再生に必要な種々の信号を生成する低周波数帯域処理回路とを備えるようにした。これにより、一つの回路で光ディスクの記録・再生に必要な種々の信号を生成することが可能になるとともに、製品の低コスト化、低消費電力化、回路規模の縮小化を図ることが可能になる。

明 細 書

光ディスク装置

5 技術分野

本発明は、光ピックアップの受光素子から出力される信号を用いて光ディスクの記録・再生に必要な種々の信号を検出する光ディスク装置に関する。

背景技術

10 第20図は、従来の光ディスク装置の構成を示すブロック図である。

第20図において、従来の光ディスク装置は、ピックアップ1000と、VGA1001a～hと、HPF1002a～dと、コンパレータ1003a～dと、位相差トラッキングエラー信号検出回路1004と、オフトラック信号生成回路1005と、差動RF信号生成回路1006と、ウォブル信号生成回路1007
15 と、CAPA検出信号生成回路1008と、サーボエラー信号生成回路1009と、セレクトタ1010と、セレクトタ1011と、LPF1012と、コンパレータ1013と、LPF1014と、LPF1015と、LPF1016と、セレクトタ1017と、ADC1018とからなる。なお、ここでは、VGA1001、HPF1002、コンパレータ1003の構成数の具体例を示すため、第3図で
20 示すような4個の分割受光素子（以下、受光素子とする）からなる3つの4分割受光素子を有するピックアップを使用するものとし、該ピックアップからは、第3図に示すように、メインビームを受光する受光素子A～D32（以下、メイン受光素子A～Dとする）からの信号と、受光素子A～Dに照射されるメインビームに先行或いは／及び後行して照射されるサブビームを受光する受光素子E～H
25 31、33（以下、サブ受光素子E～Hとする）からの信号が出力される。

VGA1001a～hは、ピックアップ1000の受光素子A～Hから出力される信号を入力とし、再生メディアの反射率、レーザパワーのばらつき、ピックアップの効率などの要因で、受光素子出力信号の振幅が大きくばらつくのを補正するゲイン調整アンプである。

HPF1002a~dは、受光素子出力信号から、直流成分及び、ディスク上の傷などによるレベル変動成分の除去を行なう。

コンパレータ1003a~dは、HPF1002a~dからそれぞれ出力される信号のRF成分を2値化して出力する。

- 5 位相差トラッキングエラー信号検出回路1004は、アナログ回路で構成され、コンパレータ1003a~dから出力される4チャンネルの信号入力の入力信号間の位相差を測定して位相差トラッキングエラー信号（以下、DPDTE信号とする）を生成し、出力する。

- 10 オフトラック信号生成回路1005は、位相差トラッキングエラー信号検出回路1004から出力されるDPDTE信号から、トラックを外れていることを検出するためのオフトラック信号を生成して出力する。

差動RF信号生成回路1006は、4分割受光素子の出力信号から差動RF信号（以下、広帯域pushpullTEと称する）を生成する。

- 15 ウォブル信号生成回路1007は、差動RF信号生成回路1006から出力される広帯域pushpullTEをアナログ回路で構成されたBPFに入力し、ディスクの種類がDVD-R/RW、DVD-RAMの場合に存在するウォブル信号を抽出する。

- 20 CAPA検出信号生成回路1008は、RAM再生時に、CAPA（アドレスマーク）部分の広帯域pushpullTEが上下に触れるのを検出してCAPA検出信号を出力する。

- サーボエラー信号生成回路1009は、アナログ回路で構成され、光ピックアップの受光素子の出力から、ピックアップの構造、記録再生メディア、記録再生モードに応じて予め定められた複数のパターンのサーボマトリクス演算とバランス演算を行い、各種サーボエラー信号を生成する。なお、生成されるサーボエラー信号としては、フォーカスエラー信号（以下、FE信号と称する）、トラッキングエラー信号（以下、TE信号と称する）、及び反射光量を表す全加算信号（以下、AS信号と称する）がある。
- 25

第21図、第22図、第23図は、サーボエラー信号生成回路1009でTE信号、FE信号、AS信号を生成するために行なわれるマトリクス演算の演算式の一

例を示したものであり、図中のA～Hは第3図に示す各受光素子からの出力信号を示したものであり、また、位相差ABは受光素子A及びBの出力信号の位相差を、位相差CDは受光素子C及びDの出力信号の位相差を、k及びaは演算定数をそれぞれ示したものである。

- 5 サーボエラー信号生成回路1009では、ピックアップ構造、再生メディア、再生モード等に応じて第21図、第22図、第23図にそれぞれ示すような演算式が切換えられてマトリクス演算が行われ、TE信号、FE信号、AS信号が生成される。そして、かかる第21図、第22図、第23図に示すような複数の演算式による演算を行なう場合には、それぞれの演算式に応じたマトリクス演算及びその
- 10 の総和の演算を行なうことができるアナログ回路によりサーボエラー信号生成回路1009を構成することが必要となる。

- また、セクタ1010は、サーボエラー信号生成回路1009で生成された複数のTE信号、及び位相差トラッキングエラー信号検出回路1011で検出されたTE信号のうち、ピックアップ構造、再生メディア、再生モードに対応したTE信号
- 15 を選択するものであり、セクタ1011は、サーボエラー信号生成回路1009で生成された複数のFE信号のうち、ピックアップ構造、再生メディア、再生モードに対応したFE信号を選択を行う。

- その後、LPF1012でセクタ1010から出力されるTE信号のノイズを除去し、セクタ1010から出力されるTE信号の平均値を閾値としてコンパレータ1013により2値化してトラッククロス信号を出力する。
- 20 LPF1014、LPF1015、LPF1016は、低域サンプリング周波数の1/2以下のカットオフ周波数を持つ、アンチエイリアジングフィルタである。

- セクタ1017は、TE信号、FE信号、AS信号を順次選択してADC1018に入力するものであり、セクタ1017から出力される信号を順次デジタル
- 25 信号に変換するADC1018とともに、時分割AD変換器を構成する。

なお、ADC1018から出力されるデジタル化されたTE信号、FE信号、AS信号は、その後、サーボ演算回路（図示せず）に出力され、かかるサーボエラー信号をもとにデジタルサーボ演算が行われ、駆動系に対する駆動信号が生成される。

次に、上記のように構成された従来の光ディスク装置の動作について説明する。

ピックアップ1000の受光素子A～Hより出力された信号は、それぞれVGA1001a～hに入力され、ゲイン調整が行なわれる。そして、メイン受光素子A～Dからの出力信号に対するVGA1001a～dからの出力がHPF1002a～d、及び差動RF信号生成回路1006に出力されるとともに、VGA1001a～hからの出力がサーボエラー信号生成回路1009に出力される。

メイン受光素子A～Dからの出力信号に対するVGA1001a～dからの出力は、HPF1002a～d、及びコンパレータ1003a～dを介して、位相差トラッキングエラー信号検出回路1004に入力され、DPDTE信号が生成された後、オフトラック信号生成回路1005により、オフトラック信号が生成されて出力される。

また、メイン受光素子A～Dからの出力信号に対するVGA1001a～dからの出力は、差動RF信号生成回路1006に入力され、広帯域 pushpullTE が生成された後、DVD-R/RW、DVD-RAM再生時には、ウォブル信号生成回路1007によりウォブル信号が生成されて出力され、RAM再生時には、CAPA検出信号生成回路1008によりCAPA検出信号が生成されて出力される。

一方で、サーボエラー信号生成回路1009では、予め設定された、ピックアップ構造、再生メディア、再生モードに対応した複数パターンの演算処理を行なうための複数のアナログ回路により、入力されるVGA1001a～hからの出力に対して、所定のマトリクス演算を行ない、TE信号、FE信号、AS信号が生成される。

サーボエラー信号生成回路1009で生成された複数のTE信号、FE信号は、セクタ1010、及びセクタ1011に入力され、入力されたTE信号、FE信号のうち、ピックアップ構造、再生メディア、再生モードに対応した一つのTE信号、FE信号が選択される。なお、セクタ1010には、位相差トラッキングエラー信号検出回路1004により生成されるDPDTE信号も入力される。

そして、セクタ1010により選択されたTE信号は、LPF1012、及びコンパレータ1013を介して、トラッククロス信号として出力される。

また、セクタ1010、及びセクタ1011によりそれぞれ選択されたTE

信号、FE 信号、及びサーボエラー信号生成回路 1009 から出力される AS 信号は、それぞれ LPF 1014、LPF 1015、LPF 1016、及びセレクタ 1017 を介して、順次 ADC 1018 によりデジタル信号に変換されて出力される。

- 5 そして、このような従来の光ディスク装置によれば、DVD-RAM/R/RW から CD-R/RW まで全ての DVD/CD 系光ディスクの記録・再生に対応する信号の検出を行うことができ、一つの光ディスク装置により、全ての DVD/CD 系光ディスクの再生を行うことが可能となる。

- 10 しかしながら、上述した従来の光ディスク装置では、トラッキングエラー信号生成回路 1009 への入力信号帯域が直流から低周波（数 10 KHz）までであるのに対し、差動 RF 信号生成回路 1006 及び HPF 1002 への入力信号帯域は、数 KHz から数 10 MHz までの高周波帯域であることから、VGA 1001a～d には、その両方の周波数帯域をカバーする必要があるとともに、広範囲のゲイン調整及びオフセット調整機能が要求されることとなり、製品コストが
15 増大する要因となっていた。

- 20 また、ウォブル信号や、CAPA 検出信号を生成するためには、差動 RF 信号生成回路やウォブル信号生成回路を設ける必要があるが、上述したように従来の光ディスク装置では、差動 RF 信号生成回路や、ウォブル信号生成回路をアナログ回路により構成していたので、回路規模が大きくなってしまい、光ディスク装置を小型化する上で問題となっていた。

また、ウォブル信号を生成する際に使用するアナログ BPF から出力される信号には、帯域幅や中心周波数の出力特性に大きなばらつきがあるため、予め BPF の通過帯域幅を必要な帯域幅よりも広く設計する必要があった。

- 25 また、上述したように従来の光ディスク装置では、サーボエラー信号生成回路 1002 をアナログ回路により構成していたので、予め設定された、ピックアップ構造、再生メディア、再生モードに対応した複数パターンの演算処理を行なうために、数種類のアナログ回路を設けることが必要となり、回路規模や消費電力が増大する要因となっていた。

また、サーボエラー信号生成回路 1002 がアナログ回路により構成されてい

るため、かかるサーボエラー信号生成回路 1002 により第 21 図、第 22 図に示したような演算を行なう際には、回路規模等の制約によって演算定数である k や a の値の調整精度に限界が生じるとともに、調整した演算定数にもバラツキが発生するために、 S/N の悪化の要因となっていた。

- 5 さらに、第 21 図、第 22 図に示すような $TE = (TE+) * (1-a) - (TE-) * (1+a)$ 、
 $FE = (FE+) * (1-a) - (FE-) * (1+a)$ の演算をハードウェアで行なう場合には、
アナログ乗算器が必要であり、かかるアナログ乗算器をはじめとする演算回路に
よるオフセットが発生し、正確なサーボエラー信号の生成が困難となっていた。

- 10 また、 TE 信号を用いてトラッキングサーボを動作させる場合には、 S/N 向上
のために、LPF 1005 のカットオフ周波数を、サーボ特性に影響を与えない
範囲でできるだけ低い値に設定（通常は 50～80 KHz）することが好ましい
が、シーク時には、トラッククロス周期が 100 KHz 以上になるため、かかる
シーク速度に応じて LPF 1012 のカットオフ周波数を変更する必要がある、
回路構成が複雑になるとともに、回路規模の増大の要因ともなっていた。

- 15 また、信号処理のデジタル化を図るために、従来の光ディスク装置の VGA 1
001 a～d の出力後に AD 変換器を設けてその後の信号処理をデジタルで行な
うことが考えられるが、差動 RF 信号生成回路 1006 及び HPF 1002 の入
力データとしては、各入力データ毎に数 10 MHz のサンプリング周波数で 4 ビ
ット以上の精度のデータが必要となるのに対し、サーボエラー信号生成回路 10
20 09 の入力データとしては、各入力データ毎に数 100 KHz のサンプリング周
波数で 8 ビット以上の精度のデータが必要となるため、VGA 1001 a～d に
接続される AD 変換器は、数 10 MHz の変換速度を持った 8 ビット以上の精度
の AD 変換器が必要となってしまう、製品コストが増大する要因となっていた。

- 25 本発明は、上述のような課題を解決するためになされたものであり、複数の種
類の光ディスクに対して記録又は再生を行う光ディスク装置において、製品コス
ト、回路規模、及び消費電力の削減を図ることができるとともに、温度特性や IC
のバラツキで左右されない信頼性の高い種々の信号を検出可能とする光ディス
ク装置を提供することを目的とする。

発明の開示

本発明（請求の範囲第1項）にかかる光ディスク装置は、ピックアップの各受光素子から出力される信号の低周波数成分を除去し、高速低ビットのAD変換器によりAD変換を行った後にデジタル処理によって光ディスクの記録・再生に必要な種々の信号を生成する高周波数帯域処理回路と、ピックアップの各受光素子から出力される信号の高周波数成分を除去し、低速高ビットのAD変換器によりAD変換を行った後にデジタル処理によって光ディスクの記録・再生に必要な種々の信号を生成する低周波数帯域処理回路とを備えたことを特徴とするものである。

- 10 このような構成の光ディスク装置によれば、高周波数帯域信号処理のためのAD変換器には高速低ビット数のAD変換器、低周波数帯域信号処理のためのAD変換器には低速高ビット数のAD変換器を使用することができるため、高性能なAD変換器を使用することなく、低コストのデジタル化システムを実現することができる。また、高周波数帯域と低周波帯域とを分けて処理することにより、高周波数帯域と低周波帯域の両方の周波数をカバーする高性能なVGAを設ける必要もなくなり、製品の低コスト化を図ることが可能になる。

- 20 また、本発明（請求の範囲第2項）にかかる光ディスク装置は、請求の範囲第1項に記載の光ディスク装置において、前記高周波数帯域処理回路が、ピックアップの各受光素子から出力される信号に対して、カットオフ周波数が順に高くなるように、異なるカットオフ周波数を有するHPFを複数個備え、前記各HPFから出力される所望の周波数帯域の信号を用いて光ディスクの記録・再生に必要な複数の信号の検出を行うことを特徴とするものである。

- 25 このような構成の光ディスク装置によれば、複数種類の信号を検出するために必要な所望の周波数帯域の信号を各HPFの出力から得ることが可能となり、一つの回路により光ディスクの記録・再生に必要な種々の信号の検出が可能になる。

また、本発明（請求の範囲第3項）にかかる光ディスク装置は、請求の範囲第1項に記載の光ディスク装置において、前記高周波数帯域処理回路が、ピックアップの各受光素子から出力される信号に対してそれぞれ設けられ、前記各受光素子からの出力信号の直流成分及び低周波数のレベル変動を除去する第1のHPF

と、前記第1のHPFからの出力信号をそれぞれ受け、前記第1HPFのカットオフ周波数よりも高くかつ所定のカットオフ周波数以下の周波数を除去する第2のHPFと、前記第2のHPFからの出力信号をそれぞれ受け、前記第2のHPFからの出力信号をそれぞれAD変換するAD変換器と、前記AD変換器から出力されるデジタル信号をそれぞれ受け、前記第2のHPFのカットオフ周波数よりも高くかつ所定のカットオフ周波数以下の周波数を除去する第3のHPFとを備えることを特徴とするものである。

このような構成の光ディスク装置によれば、複数種類の信号を検出する際にAD変換器等を共用して用いることができるため、回路規模を縮小化することができる。また、各種信号をデジタル処理により生成することができるため、回路素子のバラツキに起因する検出特性への影響を除去した、安定した性能を有する光ディスク装置を得ることが可能になる。

また、本発明（請求の範囲第4項）にかかる光ディスク装置は、請求の範囲第1項に記載の光ディスク装置において、前記高周波数帯域処理回路が、ピックアップの各受光素子から出力される信号に対してそれぞれ設けられ、前記各受光素子からの出力信号の所定のカットオフ周波数以下の周波数を除去する第2のHPFと、前記第2のHPFからの出力信号をそれぞれ受け、前記第2のHPFからの出力信号をそれぞれAD変換するAD変換器と、前記AD変換器から出力されるデジタル信号をそれぞれ受け、前記第2のHPFのカットオフ周波数よりも高くかつ所定のカットオフ周波数以下の周波数を除去する第3のHPFとを備えることを特徴とするものである。

このような構成の光ディスク装置によれば、複数種類の信号を検出する際にAD変換器等を共用して用いることができるため、回路規模を縮小化することができる。また、各種信号をデジタル処理により生成することができるため、回路素子のバラツキに起因する検出特性への影響を除去した、安定した性能を有する光ディスク装置を得ることが可能になる。

また、本発明（請求の範囲第5項）にかかる光ディスク装置は、ピックアップの各受光素子から出力される信号に対して、カットオフ周波数が順に高くなるように、異なるカットオフ周波数を有するHPFを複数個備え、前記各HPFから

出力される所望の周波数帯域の信号を用いて光ディスクの記録・再生に必要な複数の信号の検出を行うことを特徴とするものである。

このような構成の光ディスク装置によれば、複数種類の信号を検出するために必要な所望の周波数帯域の信号を各HPFの出力から得ることが可能となり、一つの回路により光ディスクの記録・再生に必要な種々の信号の検出が可能になる。

また、本発明（請求の範囲第6項）にかかる光ディスク装置は、ピックアップの各受光素子から出力される信号に対してそれぞれ設けられ、前記各受光素子からの出力信号の直流成分及び低周波数のレベル変動を除去する第1のHPFと、前記第1のHPFからの出力信号をそれぞれ受け、前記第1HPFのカットオフ周波数よりも高くかつ所定のカットオフ周波数以下の周波数を除去する第2のHPFと、前記第2のHPFからの出力信号をそれぞれ受け、前記第2のHPFからの出力信号をそれぞれAD変換するAD変換器と、前記AD変換器から出力されるデジタル信号をそれぞれ受け、前記第2のHPFのカットオフ周波数よりも高くかつ所定のカットオフ周波数以下の周波数を除去する第3のHPFとを備えることを特徴とするものである。

このような構成の光ディスク装置によれば、複数種類の信号を検出する際にAD変換器等を共用して用いることができるため、回路規模を縮小化することができるとともに、各種信号をデジタル処理により生成することができるため、回路素子のバラツキに起因する検出特性への影響を除去した、安定した性能を有する光ディスク装置を得ることが可能になる。

また、本発明（請求の範囲第7項）にかかる光ディスク装置は、ピックアップの各受光素子から出力される信号に対してそれぞれ設けられ、前記各受光素子からの出力信号の所定のカットオフ周波数以下の周波数を除去する第2のHPFと、前記第2のHPFからの出力信号をそれぞれ受け、前記第2のHPFからの出力信号をそれぞれAD変換するAD変換器と、前記AD変換器から出力されるデジタル信号をそれぞれ受け、前記第2のHPFのカットオフ周波数よりも高くかつ所定のカットオフ周波数以下の周波数を除去する第3のHPFとを備えることを特徴とするものである。

このような構成の光ディスク装置によれば、複数種類の信号を検出する際にA

D変換器等を共用して用いることができるため、回路規模を縮小化することができるとともに、各種信号をデジタル処理により生成することができるため、回路素子のバラツキに起因する検出特性への影響を除去した、安定した性能を有する光ディスク装置を得ることが可能になる。

- 5 また、本発明（請求の範囲第8項）にかかる光ディスク装置は、請求の範囲第3項、又は第6項に記載の光ディスク装置において、前記第1のHPFのカットオフ周波数が、ピックアップの各受光素子から出力される信号のジッタに影響を与えない周波数であることを特徴とするものである。

- 10 このような構成の光ディスク装置によれば、第1のHPFから出力された信号を加算RF信号として用いることができ、データ再生用の再生信号の生成と、サーボ信号を生成するための信号の生成とを一つの回路で行うことが可能となるため、回路規模の削減を図ることができる。

- 15 また、本発明（請求の範囲第9項）にかかる光ディスク装置は、請求の範囲第3項、第4項、第6項、又は第7項に記載の光ディスク装置において、前記AD変換器から出力されるデジタル信号を用いてウォブル信号を生成するウォブル信号生成回路をさらに備えることを特徴とするものである。

- 20 このような構成の光ディスク装置によれば、デジタル処理によりウォブル信号を生成することにより、アナログ回路によりウォブル信号を生成する場合に比べ、回路規模を格段に小さくすることが可能になるとともに、回路素子のバラツキに起因する検出特性への影響を除去した正確なウォブル信号の生成が可能になる。

- 25 また、本発明（請求の範囲第10項）にかかる光ディスク装置は、請求の範囲第9項に記載の光ディスク装置において、前記ウォブル信号生成回路が、前記AD変換器から出力されるデジタル信号を用いて演算を行いプッシュプルトラッキングエラー信号を算出する論理演算回路と、前記論理演算回路で算出したプッシュプルトラッキングエラー信号からウォブル信号を生成するデジタルBPFとからなることを特徴とするものである。

 このような構成の光ディスク装置によれば、デジタルBPFを用いてウォブル信号を生成することにより、アナログ回路によりBPFを構成した場合に比べ、回路規模を格段に小さくできるとともに、デジタルBPFにおいては、BPF特

性のバラツキが無いことより、必要十分な帯域幅でのB P Fの設計が可能となり、再生ウォブル信号のS/Nを向上させることができる。

また、本発明（請求の範囲第11項）にかかる光ディスク装置は、請求の範囲第10項に記載の光ディスク装置において、前記第2のH P Fのカットオフ周波数が、前記デジタルB P Fの通過周波数帯域以下の周波数であることを特徴とするものである。

このような構成の光ディスク装置によれば、第2のH P Fの出力から、ウォブル信号等の信号を検出するために適した周波数帯域の信号を得ることが可能になる。

10 また、本発明（請求の範囲第12項）にかかる光ディスク装置は、請求の範囲第3項、第4項、第6項、又は第7項に記載の光ディスク装置において、前記A D変換器から出力されるデジタル信号を用いてプッシュプルトラッククロス信号を生成するプッシュプルトラッククロス信号生成回路をさらに備え、前記プッシュプルトラッククロス信号生成回路で生成したプッシュプルトラッククロス信号を、光ディスクの高速シーク時におけるトラッククロス信号として使用することを特徴とするものである。

このような構成の光ディスク装置によれば、高速シーク時には、高周波数処理回路のプッシュプルトラッククロス信号生成回路により生成した高速トラッククロス信号を用いて光ディスクの再生処理を行うことが可能となり、低周波数帯域
20 処理回路の低速トラッククロス信号生成回路で生成されるトラッククロス信号が、トラッククロス周波数が高い場合に特に品質が劣化するという課題を解決することができる。

また、本発明（請求の範囲第13項）にかかる光ディスク装置は、請求の範囲第12項に記載の光ディスク装置において、前記プッシュプルトラッククロス信号生成回路が、前記A D変換器から出力されるデジタル信号を用いて演算を行い
25 プッシュプルトラッキングエラー信号を算出する論理演算回路と、前記論理演算回路で算出したプッシュプルトラッキングエラー信号をゼロクロス点で2値化してプッシュプルトラッククロス信号を生成する2値化回路とからなることを特徴とするものである。

このような構成の光ディスク装置によれば、高速シーク時には、高周波数処理回路のプッシュプルトラッククロス信号生成回路により生成した高速トラッククロス信号を用いて光ディスクの再生処理を行うことが可能となり、低周波数帯域処理回路の低速トラッククロス信号生成回路で生成されるトラッククロス信号が、

5 トラッククロス周波数が高い場合に特に品質が劣化するという課題を解決することができる。

また、本発明（請求の範囲第14項）にかかる光ディスク装置は、請求の範囲第3項、第4項、第6項、又は第7項に記載の光ディスク装置において、前記第3のHPFのカットオフ周波数が、電圧レベル変動の除去、及びwobble成分の除去を行なうことのできる周波数であることを特徴とするものである。

10

このような構成の光ディスク装置によれば、光ディスクのドロップアウト等により発生する受光素子出力の電圧レベル変動を取り除くことができ、DPDTE信号やオフトラック信号を生成するために適した高周波数帯域の信号を得ることができる。

15 また、本発明（請求の範囲第15項）にかかる光ディスク装置は、請求の範囲第3項、第4項、第6項、又は第7項に記載の光ディスク装置において、前記第3のHPFから出力されるデジタル信号を用いて、デジタル処理により位相差トラッキングエラー信号を生成する位相差トラッキングエラー信号検出回路をさらに備えることを特徴とするものである。

20 このような構成の光ディスク装置によれば、デジタル処理により位相差トラッキングエラー信号を生成することにより、アナログ回路により位相差トラッキングエラー信号を生成する場合に比べ、回路規模を格段に小さくすることが可能になるとともに、回路素子のバラツキに起因する検出特性への影響を除去した正確な位相差トラッキングエラー信号の生成が可能になる。

25 また、本発明（請求の範囲第16項）にかかる光ディスク装置は、請求の範囲第1項に記載の光ディスク装置において、前記低周波数帯域処理回路が、ピックアップの各受光素子から出力される信号に対してそれぞれ設けられ、サンプリング周波数の1/2以下のカットオフ周波数を持つLPFと、前記第1のLPFからの出力信号を順次切り替えて複数チャンネルのAD変換を行う時分割AD変換器

と、前記時分割AD変換器からの出力を用いてサーボエラー信号生成演算をデジタル処理で行い、サーボエラー信号を生成するサーボエラー信号生成回路と、前記サーボエラー信号生成回路により生成されたサーボエラー信号に基づいて、デジタルサーボ演算を行い、駆動系に対する駆動信号を生成するサーボ演算回路とを備えることを特徴とするものである。

このような構成の光ディスク装置によれば、各受光素子からの出力信号をAD変換した後、サーボエラー信号生成回路により、マイクロコードを用いたデジタル処理を行なうことができ、マイクロコードを変更するのみで、ピックアップ構造、再生メディア、再生モード等に対応した演算を行うことが可能となる。また、サーボエラー信号生成回路による演算がデジタル処理で行なわれているため、TE信号、FE信号、AS信号を生成するために用いる演算定数の微細な調整が可能となるとともに、アナログ回路による演算で見られるようなオフセットなどのアナログ的なバラツキも発生することなく、より正確なサーボエラー信号を生成することが可能となる。また、低周波数帯域処理回路において、光ピックアップの受光素子からの複数の出力を時分割AD変換器を用いてAD変換することにより、光ピックアップの受光素子毎にAD変換器を設ける必要がなく、回路規模の縮小化を図ることが可能となる。

また、本発明（請求の範囲第17項）にかかる光ディスク装置は、ピックアップの各受光素子から出力される信号を順次切り替えて複数チャンネルのAD変換を行う時分割AD変換器と、前記時分割AD変換器からの出力を用いてサーボエラー信号生成演算をデジタル処理で行い、サーボエラー信号を生成するサーボエラー信号生成回路と、前記サーボエラー信号生成回路により生成されたサーボエラー信号に基づいて、デジタルサーボ演算を行い、駆動系に対する駆動信号を生成するサーボ演算回路とを備えることを特徴とするものである。

このような構成の光ディスク装置によれば、各受光素子からの出力信号をAD変換した後、サーボエラー信号生成回路により、マイクロコードを用いたデジタル処理を行なうことにより、マイクロコードを変更するのみで、ピックアップ構造、再生メディア、再生モード等に対応した演算を行うことが可能となる。また、サーボエラー信号生成回路による演算がデジタル処理で行なわれているため、TE

信号、FE 信号、AS 信号を生成するために用いる演算定数の微細な調整が可能となるとともに、アナログ回路による演算で見られるようなオフセットなどのアナログ的なバラツキも発生することなく、より正確なサーボエラー信号を生成することが可能となる。また、低周波数帯域処理回路において、光ピックアップの受光素子からの複数の出力を時分割AD変換器を用いてAD変換することにより、光ピックアップの受光素子毎にAD変換器を設ける必要がなく、回路規模の縮小化を図ることが可能となる。

また、本発明（請求の範囲第18項）にかかる光ディスク装置は、ピックアップの各受光素子から出力される信号に対してそれぞれ設けられ、サンプリング周波数の1/2以下のカットオフ周波数を持つLPFと、前記第1のLPFからの出力信号を順次切り替えて複数チャンネルのAD変換を行う時分割AD変換器と、前記時分割AD変換器からの出力を用いてサーボエラー信号生成演算をデジタル処理で行い、サーボエラー信号を生成するサーボエラー信号生成回路と、前記サーボエラー信号生成回路により生成されたサーボエラー信号に基づいて、デジタルサーボ演算を行い、駆動系に対する駆動信号を生成するサーボ演算回路とを備えることを特徴とするものである。

このような構成の光ディスク装置によれば、各受光素子からの出力信号をAD変換した後、サーボエラー信号生成回路により、マイクロコードを用いたデジタル処理を行なうことにより、マイクロコードを変更するのみで、ピックアップ構造、再生メディア、再生モード等に対応した演算を行うことが可能となる。また、サーボエラー信号生成回路による演算がデジタル処理で行なわれているため、TE信号、FE信号、AS信号を生成するために用いる演算定数の微細な調整が可能となるとともに、アナログ回路による演算で見られるようなオフセットなどのアナログ的なバラツキも発生することなく、より正確なサーボエラー信号を生成することが可能となる。また、低周波数帯域処理回路において、光ピックアップの受光素子からの複数の出力を時分割AD変換器を用いてAD変換することにより、光ピックアップの受光素子毎にAD変換器を設ける必要がなく、回路規模の縮小化を図ることが可能となる。

また、本発明（請求の範囲第19項）にかかる光ディスク装置は、請求の範囲

第16項から第18項の何れかに記載の光ディスク装置において、前記サーボエラー信号生成回路が、光ピックアップの受光素子からのメインビームに対する受光素子からの信号とサブビームに対する受光素子からの信号を使用してサーボエラー信号生成演算を行う際には、前記サーボエラー信号生成回路が、前記時分割AD変換器から出力されるメインビームに対する受光素子からの信号の演算処理の動作タイミングと、前記時分割AD変換器から出力されるサブビームに対する受光素子からの信号の演算処理の動作タイミングとを、それぞれ別個に制御し、前記サーボ演算回路が、前記サーボエラー信号生成回路により生成された信号を用いてデジタルサーボ演算を行い、駆動系に対する駆動信号を生成することを特徴とするものである。

このような構成の光ディスク装置によれば、メインビームに対する受光素子からの信号の演算遅延時間とサブビームに対する受光素子からの信号の演算遅延時間をともに最小にすることができる。

また、本発明（請求の範囲第20項）にかかる光ディスク装置は、請求の範囲第16項から第18項の何れかに記載の光ディスク装置において、前記サーボエラー信号生成回路が、光ピックアップの受光素子からのメインビームに対する受光素子からの信号とサブビームに対する受光素子からの信号を使用してサーボエラー信号生成演算を行う際に、メインビームに対する受光素子からの信号の演算処理の開始時間に対する、サブビームに対する受光素子からの信号の演算処理の演算開始までの遅延時間を位相補償によって補正する高域位相進みフィルタをさらに備えることを特徴とするものである。

このような構成の光ディスク装置によれば、簡単な構成で、サブビームに対する受光素子からの信号の演算遅延時間による位相遅れの増大を補償することができ、サーボ特性の劣化を防ぐことができる。

また、本発明（請求の範囲第21項）にかかる光ディスク装置は、請求の範囲第16項から第18項の何れかに記載の光ディスク装置において、前記サーボエラー信号生成回路が、複数種類のサーボエラー信号を生成するためのサーボエラー信号生成プログラムを有するとともに、前記サーボエラー信号生成プログラムを用いてサーボエラー信号生成演算を行い、サーボエラー信号を生成する一つの

演算器を備え、前記演算器が複数のサーボエラー信号を時分割で生成することを特徴とするものである。

このような構成の光ディスク装置によれば、従来のアナログ回路でのサーボエラー信号生成演算に比べ、回路規模を格段に小さくすることが可能になるとともに、回路素子のバラツキに起因する検出特性への影響を除去した正確なサーボエラー信号の生成が可能になる。

また、本発明（請求の範囲第22項）にかかる光ディスク装置は、請求の範囲第16項から第18項の何れかに記載の光ディスク装置において、前記サーボエラー信号生成回路が、光ピックアップの構造、記録再生メディア、記録再生モードに合わせたサーボエラー信号生成演算を行うためのサーボエラー信号生成プログラムを複数有するとともに、前記サーボエラー信号生成プログラムを用いてサーボエラー信号生成演算を行い、サーボエラー信号を生成する一つの演算器を備え、前記演算器が、光ピックアップの構造、記録再生メディア、記録再生モードに合わせて前記サーボエラー信号生成プログラムを切り替えてサーボエラー信号生成演算を行うことを特徴とするものである。

このような構成の光ディスク装置によれば、サーボエラー信号の生成演算で行われる分岐処理を省略して、低速の演算器でのサーボエラー信号の生成処理が可能となる。

また、本発明（請求の範囲第23項）にかかる光ディスク装置は、請求の範囲第22項に記載の光ディスク装置において、前記サーボエラー信号生成プログラムがサーボエラー信号の種類毎に複数存在し、前記演算器が、サーボエラー信号の種類毎に、光ピックアップの構造、記録再生メディア、記録再生モードに合わせて前記サーボエラー信号生成プログラムをそれぞれ切り替えてサーボエラー信号生成演算を行うことを特徴とするものである。

このような構成の光ディスク装置によれば、サーボエラー信号の生成演算で行われる分岐処理を省略することができるとともに、より幅広い光ピックアップの構造、記録再生メディア、記録再生モードに対応したサーボエラー信号の生成が可能となる。

また、本発明（請求の範囲第24項）にかかる光ディスク装置は、請求の範囲

第23項に記載の光ディスク装置において、前記演算器が、所望のサーボエラー信号を生成するための前記サーボエラー信号生成プログラムの使用頻度を、サーボエラー信号の種類毎に変更することを特徴とするものである。

5 このような構成の光ディスク装置によれば、演算器の処理負荷を減らして低速の演算器での処理が可能となる。

また、本発明（請求の範囲第25項）にかかる光ディスク装置は、請求の範囲第24項に記載の光ディスク装置において、前記演算器が、サーボエラー信号として、全加算信号（以下、AS信号と称する。）、フォーカスエラー信号（以下、FE信号と称する。）、及びトラッキングエラー信号（以下、TE信号と称する。）
10 を生成する場合に、AS信号の生成頻度が、FE信号及びTE信号の生成頻度よりも低くなるように前記サーボエラー信号生成プログラムを使用することを特徴とするものである。

このような構成の光ディスク装置によれば、帯域の低いAS信号のサンプリングを低くすることにより、演算器の処理負荷を減らし、低速の演算器での演算処
15 理が可能となる。

また、本発明（請求の範囲第26項）にかかる光ディスク装置は、請求の範囲第16項から第18項の何れかに記載の光ディスク装置において、前記時分割AD変換器及び前記サーボエラー信号生成回路の動作タイミングを制御するタイミング制御回路をさらに備え、前記サーボエラー信号生成回路における1つのサー
20 ボエラー信号を生成するために必要なすべての受光素子からの信号の取得完了タイミングと、前記時分割AD変換器における前記すべての受光素子からの信号のAD変換終了タイミングとを一致させることを特徴とするものである。

このような構成の光ディスク装置によれば、時分割でサーボエラー信号生成演算を行った場合の、サーボエラー信号生成時の位相遅れを少なくすることができ
25 る。

また、本発明（請求の範囲第27項）にかかる光ディスク装置は、請求の範囲第16項から第18項の何れかに記載の光ディスク装置において、前記時分割AD変換器及び前記サーボエラー信号生成回路の動作タイミングを制御するタイミング制御回路をさらに備え、前記サーボエラー信号生成回路が、光ピックアップ

の受光素子からのメインビームに対する受光素子からの信号とサブビームに対する受光素子からの信号を使用してサーボエラー信号生成演算を行う際には、前記タイミング制御回路は、前記サーボエラー信号生成回路における1つのサーボエラー信号を生成するために必要なメインビームに対するすべての受光素子からの信号の取得完了タイミングと、前記時分割AD変換器における前記メインビームに対するすべての受光素子からの信号のAD変換終了タイミングとを一致させるとともに、前記サーボエラー信号生成回路は、前記時分割AD変換器によってAD変換されたメインビームに対する受光素子からの信号と、当該AD変換されたメインビームに対する受光素子からの信号より1サンプリング周期前にAD変換されたサブビームに対する受光素子からの信号とを使用してサーボエラー信号生成演算を行うことを特徴とするものである。

このような構成の光ディスク装置によれば、メインビームに対する信号の位相の遅れを低減することにより、最終的に生成されるサーボエラー信号の位相遅れによる影響を低減することが可能になる。

また、本発明（請求の範囲第28項）にかかる光ディスク装置は、請求の範囲第16項から第18項の何れかに記載の光ディスク装置において、前記時分割AD変換器及び前記サーボエラー信号生成回路の動作タイミングを制御するタイミング制御回路をさらに備え、前記サーボエラー信号生成回路が、同一チャンネルのAD変換結果を使用して複数種類のサーボエラー信号生成演算を繰り返す際には、前記サーボエラー信号生成回路は、より位相遅れの影響が大きいサーボエラー信号の生成演算を優先して行い、前記タイミング制御回路は、前記サーボエラー信号生成回路によって最初に行われるサーボエラー信号生成演算において、当該サーボエラー信号を生成するために必要なすべての受光素子からの信号の取得完了タイミングと、前記時分割AD変換器における前記すべての受光素子からの信号のAD変換終了タイミングとを一致させることを特徴とするものである。

このような構成の光ディスク装置によれば、生成する複数のサーボエラー信号のうち、位相遅れに対して影響が大きいサーボエラー信号を優先することで、光ディスク装置としてのサーボエラー信号の位相遅れの影響を低減することができる。

また、本発明（請求の範囲第29項）にかかる光ディスク装置は、請求の範囲第16項から第18項の何れかに記載の光ディスク装置において、前記時分割AD変換器及び前記サーボエラー信号生成回路の動作タイミングを制御するタイミング制御回路をさらに備え、前記サーボエラー信号生成回路が、前記時分割AD変換器から出力される同一チャンネルのAD変換結果を使用して複数種類のサーボエラー信号生成演算を行う際には、前記タイミング制御回路は、前記時分割AD変換器において同一のチャンネルを1サンプリングの間に繰り返してAD変換させるとともに、前記サーボエラー信号生成回路における前記複数種類のサーボエラー信号の生成演算において、各サーボエラー信号を生成するために必要なすべての受光素子からの信号の取得完了タイミングと、時分割AD変換器における前記すべての受光素子からの信号のAD変換終了タイミングとを一致させることを特徴とするものである。

このような構成の光ディスク装置によれば、同一チャンネルのAD変換結果を使用して複数種類のサーボエラー信号を生成する場合であっても、サーボエラー信号の位相遅れを低減することができる。

また、本発明（請求の範囲第30項）にかかる光ディスク装置は、請求の範囲第16項から第18項の何れかに記載の光ディスク装置において、前記時分割AD変換器及び前記サーボエラー信号生成回路の動作タイミングを制御するタイミング制御回路をさらに備えるとともに、前記時分割AD変換器が、AD変換を行うチャンネルの選択とチャンネルの切り替えタイミングとを任意に制御する機構を有し、前記サーボエラー信号生成回路におけるサーボエラー信号生成演算の演算時間に応じて前記時分割AD変換器における各チャンネルAD変換タイミングを制御し、前記タイミング制御回路によって、前記サーボエラー信号生成回路における1つのサーボエラー信号を生成するために必要なすべての受光素子からの信号の取得完了タイミングと、前記時分割AD変換器における前記すべての受光素子からの信号のAD変換終了タイミングとを一致させることを特徴とするものである。

このような構成の光ディスク装置によれば、演算器の処理能力が低いような場合であっても、サーボエラー信号生成時の位相遅れを少なくすることが可能とな

る。

また、本発明（請求の範囲第31項）にかかる光ディスク装置は、請求の範囲第30項に記載の光ディスク装置において、前記時分割AD変換器は、入力セレクト及び出力セレクトに制御信号を出力することにより、AD変換を行うチャンネルの選択と、チャンネルの切替えタイミングを制御するセレクト制御回路と、光ピックアップの受光素子からの複数の出力を入力とし、前記セレクト制御回路によって指示された所定のタイミングで、所定のチャンネルの信号をセレクトして出力するセレクトと、前記入力セレクトから出力された信号をAD変換し、デジタル化した信号を出力するAD変換器と、前記AD変換器から出力されたデジタル化された信号を、前記セレクト制御回路により指示される、前記入力セレクトによってセレクトしたチャンネルで出力する出力セレクトとを備えることを特徴とするものである。

このような構成の光ディスク装置によれば、時分割AD変換器のAD変換タイミングとAD変換チャンネルを任意に切り替えることが可能となる。

図面の簡単な説明

第1図は、本発明の実施の形態1による光ディスク装置の高周波帯域処理回路の構成の一例を示すブロック図である。

第2図は、本発明の実施の形態1による光ディスク装置の低周波帯域処理回路の構成の一例を示すブロック図である。

第3図は、本発明の実施の形態1におけるピックアップが有する受光素子の一例を示す図である。

第4(a)図は、本発明の実施の形態2による光ディスク装置のサーボエラー信号生成回路及びサーボ演算回路の構成の一例を示すブロック図である。

第4(b)図は、本発明の実施の形態2による光ディスク装置のサーボ演算回路における演算処理を説明するための信号図である。

第5(a)図は、本発明の実施の形態2による演算処理を行わない場合の演算を示すタイミングチャートである。

第5(b)図は、本発明の実施の形態2による演算処理を行った場合の演算を示

すタイミングチャートである。

第6図は、本発明の実施の形態3による光ディスク装置のサーボエラー信号生成回路及びサーボ演算回路の構成の一例を示すブロック図である。

5 第7(a)図は、高域位相進みフィルタにより位相補償を行わなかった場合の位相遅れを示す図である。

第7(b)図は、高域位相進みフィルタにより位相補償を行った場合の位相遅れを示す図である。

第8図は、本発明の実施の形態4による光ディスク装置のサーボエラー信号生成回路の構成の一例を示すブロック図である。

10 第9図は、本発明の実施の形態5による光ディスク装置のサーボエラー信号生成回路の構成の一例を示すブロック図である。

第10図は、本発明の実施の形態6による光ディスク装置のサーボエラー信号生成回路の構成の一例を示すブロック図である。

15 第11図は、本発明の実施の形態6による光ディスク装置のサーボエラー信号生成回路における演算処理の一例を示す図である。

第12図は、本発明の実施の形態7による光ディスク装置の低周波数帯域処理回路の構成の一例を示すブロック図である。

第13図は、第1の具体例における時分割AD変換器とサーボエラー信号生成回路の動作タイミングの一例を示すタイミングチャートである。

20 第14図は、第2の具体例における時分割AD変換器とサーボエラー信号生成回路の動作タイミングの一例を示すタイミングチャートである。

第15図は、第3の具体例における時分割AD変換器とサーボエラー信号生成回路の動作タイミングの一例を示すタイミングチャートである。

25 第16図は、第4の具体例における時分割AD変換器とサーボエラー信号生成回路の動作タイミングの一例を示すタイミングチャートである。

第17図は、本発明の実施の形態8による光ディスク装置の低周波数帯域処理回路の構成の一例を示すブロック図である。

第18図は、本発明の実施の形態8による光ディスク装置の時分割AD変換器の構成の一例を示すブロック図である。

第19図は、本発明の実施の形態8による光ディスク装置の時分割AD変換器とサーボエラー信号生成回路の動作タイミングの一例を示すタイミングチャートである。

第20図は、従来の光ディスク装置の構成を示すブロック図である。

5 第21図は、TE信号を生成するための演算式の一例を示す図である。

第22図は、FE信号を生成するための演算式の一例を示す図である。

第23図は、AS信号を生成するための演算式の一例を示す図である。

発明を実施するための最良の形態

10 以下、本発明の実施の形態について、図面を参照しながら説明する。

(実施の形態1)

本発明の実施の形態1による光ディスク装置は、ピックアップから出力された信号を2系列に分岐させ、一方の信号をHPFを設けた高周波数帯域処理回路により処理するとともに、他の一方の信号をLPFを設けた低周波数帯域処理回路
15 により処理するものである。

第1図は、本発明の実施の形態1による光ディスク装置の高周波帯域処理回路の構成の一例を示すブロック図であり、第2図は、本発明の実施の形態1による光ディスク装置の低周波帯域処理回路の構成の一例を示すブロック図である。

第1図に示す高周波帯域処理回路は、ピックアップから出力される信号の高周波帯域を用いて光ディスクの記録・再生に必要な種々の信号の検出を行うものであり、第2図に示す低周波帯域処理回路は、ピックアップから出力される信号の低周波帯域を用いて光ディスクの記録・再生に必要な種々の信号の検出を行うものである。

なお、ここでは、高周波帯域処理回路の第1のHPF1、VGA2、第2のHPF3、ADC4a～dの構成数、及び低周波帯域処理回路のVGA12、LPF13の構成数の具体例を示すため、ピックアップが、第3図で示すような4個の分割受光素子（以下、受光素子とする）からなる3つの4分割受光素子を有するものとする。

すなわち、第3図に示すように、ピックアップは、メインビームを受光する受

光素子A～D 3 2（以下、メイン受光素子A～Dとする）からの信号と、受光素子A～Dに照射されるメインビームに先行或いは／及び後行して照射されるサブビームを受光する受光素子E～H 3 1、3 3（以下、サブ受光素子E～Hとする）からの信号を生成するものである。

- 5 また、その後、ピックアップで生成された信号は、2系列に分岐され、メインビームに対する受光素子からの信号A～Dが高周波帯域処理回路に出力されるとともに、メインビームに対する受光素子からの信号A～D及びサブビームに対する受光素子からの信号E～Hが低周波数帯域処理回路に出力されるものとする。

以下に、高周波帯域処理回路について第1図を用いてさらに詳細に説明する。

- 10 第1図において、高周波帯域処理回路は、第1のHPF 1 a～dと、VGA 2 a～dと、第2のHPF 3 a～dと、ADC 4 a～dと、ウォブル信号生成回路5と、プッシュプルトラッククロス信号生成回路6と、第3のHPF 7 a～dと、位相差トラッキングエラー信号検出回路8と、CAPA検出信号生成回路9と、トラッククロス信号生成回路10と、オフトラック信号生成回路11とからなる。

- 15 なお、本発明の実施の形態1では、第1のHPF 1 a～d、VGA 2 a～d、第2のHPF 3 a～d、ADC 4 a～d、及び第3のHPF 7 a～dをそれぞれ4つつつ備えるものについて説明するが、これらの回路の構成数については、高周波帯域処理回路に入力される受光素子からの信号数に併せて、予め決定されるものであり、前述した回路の構成数は4つに限定されるものではない。

- 20 第1のHPF 1 a～dは、受光素子A～Dからの信号をそれぞれ入力とし、アンプオフセット、迷光オフセットなどの直流成分及び低周波数のレベル変動を除去するHPFである。なお、この第1のHPF 1 a～dのカットオフ周波数は、RF信号のジッタが劣化しないように設定され（通常、100～2KHz）、該第1のHPF 1 a～dからの出力を後述のように加算RF信号として用いることができるようにする。もっとも、第1のHPF 1 a～dの出力を加算RFとして用いない場合には、第1のHPF 1 a～dのカットオフ周波数を後述する第2のHPF 3 a～dのカットオフ周波数と同じにするか、或いは、かかる第1のHPF 1 a～dを設けないこととしても良い。

VGA 2 a～dは、再生メディアの反射率、レーザパワーのばらつき、ピック

アップの効率などの要因で、受光素子出力信号の振幅が大きくばらつくのを補正するゲイン調整アンプである。なお、第1のHPF 1 a～dのカットオフ周波数をRF信号のジッタが劣化しないように設定することにより、第2図に示すようにVGA 2 a～dからの出力を加算RF信号としてデータ再生回路に出力することができる。これにより、データ再生用の再生信号の生成と、サーボ信号を生成するための信号の生成とを一つの回路で行うことができ、回路規模の削減を図ることができる。

第2のHPF 3 a～dは、第1のHPF 1 a～dのカットオフ周波数以上のカットオフ周波数を持ち、VGA 2 a～dによって発生するオフセットの除去、及びディスクの傷等によって発生する再生信号のレベル変動を除去する。なお、第2のHPF 3 a～dのカットオフ周波数は、後述のウォブル信号生成回路5を構成するBPFの通常周波数帯域以上の周波数信号を通過させる周波数（通常、140 KHz以下）に設定され、後述のウォブル信号生成回路5でウォブル検出を行なえるようにする。

ADC 4 a～dは、各ADCのサンプリング周波数が約16～100 MHz、ビット分解能が5～8 bit程度の高速低ビットのAD変換器であり、RF信号のビットレートの約0.5～3.0倍のサンプリング周波数でAD変換を行なう。なお、ここでは、サンプリング周波数を約50 MHz、ビット分解能を5 bitとする。また、ADC 4 a～dは、同時動作するものとする。

ウォブル信号生成回路5は、論理演算回路とデジタルBPFとにより構成され（図示せず）、ADC 4 a～dから出力される4チャンネルの高速AD変換データを入力として、前記論理演算回路がpushpull演算（（ADC 4 aの出力）+（ADC 4 dの出力）-（ADC 4 bの出力）+（ADC 4 cの出力））を行って広帯域pushpullTE（プッシュプルトラッキングエラー信号）を生成し、該生成した広帯域pushpullTEを前記デジタルBPFに入力して、ディスクがDVD-R/RW、DVD-RAMの場合に存在するウォブル信号を生成する。なお、BPFの中心周波数は、再生速度が標準速の場合は約140 KHzに設定する。

また、プッシュプルトラッキングクロス信号生成回路6は、論理演算回路と2値化回路とにより構成され（図示せず）、ADC 4 a～dから出力される4チャンネル

の高速AD変換データを入力として、前記論理演算回路が pushpull 演算 ((ADC 4 a の出力) + (ADC 4 d の出力) - (ADC 4 b の出力) + (ADC 4 c の出力)) を行って高速 pushpullTE を生成し、前記 2 値化回路が高速 pushpullTE の平均値、或いはゼロクロス点で 2 値化を行なってプッシュプルトラッククロス
5 信号を生成する。

第 3 のHPF 7 a～dは、第 2 のHPF 3 a～dのカットオフ周波数よりも高いカットオフ周波数を持つデジタルHPFであり、DPDTE 信号検出のために、ディスク上の傷などによる電圧レベル変動の除去、wobble 成分の除去を行なう。なお、第 3 のHPF 7 のカットオフ周波数を、ここでは、100k～300KHz
10 に設定するものとする。

位相差トラッキングエラー信号検出回路 8 は、第 3 のHPF 7 a～dから出力される 4 チャンネルの信号入力の入力信号間の位相差を測定して DPDTE 信号を出力する。

CAPA検出信号生成回路 9 は、位相差トラッキングエラー信号検出回路 8 から出力される DPDTE 信号を入力とし、RAM再生時に、CAPA (アドレスマーク) 部分の DPDTE 信号が上下に触れるのを検出して CAPA 検出信号を出力する。
15

トラッククロス信号生成回路 10 は、位相差トラッキングエラー信号検出回路 8 から出力される DPDTE 信号を入力とし、DVD-ROM再生時に、DPDTE 信号をゼロクロス点で 2 値化してトラッククロス信号を生成し、出力する。

オフトラック信号生成回路 11 は、第 3 のHPF 7 a～dから出力される 4 チャンネルの信号入力の入力信号間の比較処理を行なうことによってトラックを外れているか否かを示すオフトラック信号を生成し、出力する。なお、ここでは比較処理として、2 値化後のデジタル信号の排他的論理和を取ることで、左右 (A / B 及び C / D) の信号の比較を行なうものとし、異なる部分が少なければオン
20 トラック、多ければオフトラックとする。

次に、低周波帯域処理回路について第 2 図を用いてさらに詳細に説明する。

第 2 図において、低周波帯域処理回路は、VGA 12 a～hと、LPF 13 a～hと、時分割AD変換器 14 と、低速トラッククロス信号生成回路 15 と、サーボエラー信号生成回路 16 と、サーボ演算回路 17 とからなる。なお、本発明

の実施の形態1では、VGA12と、LPF13をそれぞれ8つずつ備えるものについて説明するが、これらの回路の構成数については、低周波帯域処理回路に入力される受光素子からの信号数に併せて、予め決定されるものであり、前述した回路の構成数は8つに限定されるものではない。

- 5 VGA12a～hは、VGA2a～dと同様に、再生メディアの反射率、レーザパワーのばらつき、ピックアップの効率などの要因で、受光素子出力信号の振幅が大きくばらつくのを補正するゲイン調整アンプである。

LPF13a～hは、低域サンプリング周波数の1/2以下のカットオフ周波数を持つ、アンチエイリアジングフィルタである。

- 10 時分割AD変換器14は、LPF13a～hから出力される8チャンネルの信号を順次切り替えて時分割でAD変換し、デジタル化した受光素子からの信号を順次出力するものである。なお、時分割AD変換器14に用いられるAD変換器は、サンプリング周波数が約2～5MHz、ビット分解能が8～12bit程度の低速高ビットのAD変換器であり、比較的広い入力ダイナミックレンジと、高
- 15 いビット分解能を持つ。なお、ここではサーボサンプリング周波数を200KHzとした場合に、AD変換周波数が1.6MHzとなるように変換を行なうものとし、ビット分解能は10bitとする。

- 低速トラッククロス信号生成回路15は、低速AD変換結果のデータから、3 beam TE、pushpullTEをハードロジックで演算し、平均値、或いはゼロクロス点
- 20 で2値化してトラッククロス信号として出力する。

- サーボエラー信号生成回路16は、DSP等の処理プロセッサであり、AD変換された各受光素子の出力信号から、ピックアップ構造、再生メディア、再生モード等に適した演算処理をマイクロコードで実施し、TE信号、FE信号、AS信号を生成する。なお、かかるサーボエラー信号生成回路16による演算処理は論理
- 25 回路により行ってもよい。

サーボ演算回路17は、サーボエラー信号生成回路16で生成されたTE信号、FE信号、AS信号をもとにデジタルサーボ演算を行い、駆動系に対する駆動信号を生成して出力する。

次に、本発明にかかる光ディスク装置の動作について説明する。

先ず、高周波数帯域処理回路の動作について説明する。

高周波数帯域処理回路にピックアップの受光素子A～Dから出力された信号が入力されると、第1のHPF 1 a～dによるアンプオフセット、迷光オフセットなどが除去、VGA 2 a～dによる振幅調整、及び第2のHPF 3 a～dによる
5 オフセットの除去、及びディスクの傷等によって発生する再生信号のレベル変動の除去が行なわれた後、ADC 4 a～dにより受光素子A～Dからの高周波数帯域の信号がデジタル信号に変換され、ウォブル信号生成回路5、プッシュプルトラッキングクロス信号生成回路6、及び第3のHPF 7 a～dにそれぞれ出力される。

なお、第1のHPF 1 a～dのカットオフ周波数は、上述したようにRF信号
10 のジッタが劣化しない値に設定（通常、100～2KHz）されているため、VGA 2 a～dを介して出力される低周波帯域が除去された信号は加算RF信号として用いることが可能となる。これにより、データ再生用の再生信号の生成と、サーボ信号を生成するための信号の生成とを一つの回路で行うことができ、回路規模の削減を図ることができる。

15 次に、ADC 4 a～dから出力された4チャンネルのデジタル信号の入力を受けたウォブル信号生成回路5では、広帯域 pushpullTE を演算して算出し、デジタルBPFにより、ディスクがDVD-R/RW、DVD-RAMの場合に存在するウォブル信号を生成する。なお、このように、デジタルBPFを用いてウォブル信号を生成することにより、アナログ回路によりBPFを構成した場合に比べ、回
20 路規模を格段に小さくできるとともに、デジタルBPFにおいては、BPF特性のバラツキが無いことより、必要十分な帯域幅でのBPFの設計が可能となる。

また、ADC 4 a～dから出力された4チャンネルのデジタル信号の入力を受けたプッシュプルトラッキングクロス信号生成回路6では、高速 pushpullTE を演算し
25 て算出し、高速 pushpullTE の平均値、或いはゼロクロス点で2値化してプッシュプルトラッキングクロス信号を生成する。

なお、高速シーク時には、このプッシュプルトラッキングクロス信号生成回路6で生成したプッシュプルトラッキングクロス信号を後述する低速トラッキングクロス信号生成回路15により生成されるトラッキングクロス信号に切換えて使用するようにする。

これにより、低速トラッククロス信号生成回路 20 により生成されたトラッククロス信号が、トラッククロス周波数が高い場合に特に品質が劣化するという課題を解消することができる。

また、ADC 4 a～d から出力されたデジタル信号の入力を受けた第 3 の HP F 7 a～d は、DPDTE 信号検出のために、ディスク上の傷などによるレベル変動の除去、wobble 成分の除去を行なう。なお、かかる第 3 の HP F 7 a～d はデジタル HP F であるため、より自由度の高いカットオフ周波数の設定が可能である。

そして、第 3 の HP F 7 a～d から出力される 4 チャンネルのデジタル信号は、位相差トラッキングエラー信号検出回路 8 及びオフトラック信号生成回路 11 に
10 入力され、位相差トラッキングエラー信号検出回路 8 では、4 チャンネルのデジタル信号間の位相差が測定され、DPDTE 信号として出力される。

その後、かかる DPDTE 信号は、CAPA 検出信号生成回路 9、トラッククロス信号生成回路 10 に入力され、RAM 再生時に CAPA 検出信号生成回路 9 で
15 CAPA 検出信号が、DVD-ROM 再生時にトラッククロス信号生成回路 10 でトラッククロス信号が、それぞれ生成されることとなる。なお、トラッククロス信号生成回路 10 によって生成されるトラッククロス信号は、DVD-ROM 再生時における低速シーク時から高速シーク時まで使用可能な信号である。

一方、オフトラック信号生成回路 11 では、第 3 の HP F 7 a～d から出力される 4 チャンネルの信号入力の入力信号間の比較処理を行なうことによってトラ
20 ックを外れているか否かを示すオフトラック信号が生成される。

次に、低周波数帯域処理回路の動作について説明する。

ピックアップの受光素子 A～H から出力された信号が入力されると、VGA 1
2 a～h によるゲイン調整、LPF 13 a～h による低域サンプリング周波数の 1/2 以下のカットオフ周波数の除去がなされた後に、LPF 13 a～h から出力
25 された 8 チャンネルの信号が時分割 AD 変換器 14 により時分割 AD 変換され、デジタル化された受光素子 A～H からの信号が、低速トラッククロス信号生成回路 15、及びサーボエラー信号生成回路 16 に出力される。

低速トラッククロス信号生成回路 15 では、かかる時分割 AD 変換器 14 から出力されるデジタル信号を入力とし、3 beamTE、pushpullTE をハードロジックで

演算し、ゼロクロス点で2値化してトラッククロス信号を生成して出力する。

また、サーボエラー信号生成回路16では、時分割AD変換器14から出力されるデジタル信号を入力とし、ピックアップ構造、再生メディア、再生モード等に適した演算処理をマイクロコードで実施して、TE信号、FE信号、AS信号を生成して出力する。すなわち、第21図、第22図、第23図で示すTE信号、FE信号、AS信号を生成するための演算処理が、DSP等の処理プロセッサによりプログラムに基づいて実行されることとなる。

その後、サーボエラー信号生成回路16で生成されたTE信号、FE信号、AS信号に基づいて、サーボ演算回路17によりデジタルサーボ演算が行われ、駆動系に対する駆動信号が生成されることとなる。

これにより、ピックアップ構造、再生メディア、再生モード等に対応した演算をマイクロコードの変更のみで行うことができ、ピックアップ構造、再生メディア、再生モード等に対応する複数のアナログ回路で構成した従来のサーボエラー信号生成回路に比べ、回路規模や消費電力を大幅に低減することができる。

また、サーボエラー信号生成回路16による演算がマイクロコードによるデジタル処理で行なわれているため、第21図、及び第22図で示される演算式中の、 k や a の値の微細な調整が可能となるとともに、アナログ回路による演算で見られるようなオフセットなどのアナログ的なバラツキも発生することがなく、より正確なTE信号、FE信号、AS信号の生成が可能となる。

以上のように、本発明の実施の形態1による光ディスク装置によれば、ピックアップから出力された信号を2系列に分岐させ、一方の信号をHPFを設けた高周波数帯域処理回路により処理するとともに、他の一方の信号をLPFを設けた低周波数帯域処理回路により処理することにより、高周波数帯域信号処理のためのAD変換器には高速低ビット数のAD変換器4a～d、低周波数帯域信号処理のためのAD変換器には低速高ビット数の時分割AD変換器14を使用することができるため、高性能なAD変換器を使用することなく、低コストのデジタル化システムを実現することができる。また、高周波数帯域と低周波帯域とを分けて処理することにより、高周波数帯域処理回路及び低周波数帯域処理回路に高性能なVGAを設ける必要もなくなり、製品の低コスト化を図ることも可能になる。

また、本発明の実施の形態 1 による光ディスク装置によれば、低周波数帯域処理回路の低速トラッククロス信号生成回路 15 で通常動作時に使用するトラッククロス信号を生成するとともに、高周波数帯域処理回路のプッシュプルトラッククロス信号生成回路 6 で高速のトラッククロス信号を生成することにより、高速
5 シーク時には、高周波数処理回路により生成された高速トラッククロス信号を用いて処理を行うことが可能となる。

また、高周波数帯域処理回路において、ピックアップの各受光素子から出力される信号に対して、カットオフ周波数が順に高くなるように、異なるカットオフ周波数を有する H P F を複数段設けたことにより、複数種類の信号を検出するため
10 に必要な所望の周波数帯域の信号を各 H P F の出力から得ることが可能となり、一つの回路により光ディスクの記録・再生に必要な種々の信号の検出が可能になる。

また、高周波数帯域処理回路において、一つの A D C 4 a ~ d を用いてウォブル信号生成回路 5、プッシュプルトラッククロス信号生成回路 6、及び第 3 の H
15 P F 7 a ~ d に出力するデジタルデータを生成することにより、各回路毎に A D 変換器を設ける必要がなくなり、回路規模の縮小を図ることができるとともに、低消費電力化、製品の低コスト化を図った光ディスク装置を得ることが可能になる。

また、高周波数帯域処理回路において、第 3 の H P F 7 a ~ d をデジタル構成
20 としたことにより、より自由度の高いカットオフ周波数の設定が可能になるとともに、性能劣化なしにアナログ回路を削減して、回路規模を縮小することが可能となる。

また、デジタル B P F を用いてウォブル信号を生成することにより、アナログ回路によって B P F を構成したときに比べ、回路規模を格段に縮小することが
25 きるとともに、デジタル B P F においては、B P F 特性のバラツキが無いことより、必要十分な帯域幅での B P F の設計が可能となり、再生ウォブル信号の S / N を向上させることができる。

また、低周波数帯域処理回路において、各受光素子からの出力信号を A D 変換した後、サーボエラー信号生成回路 16 がマイクロコードを用いてデジタル処理

を行なうことにより、マイクロコードを変更するのみでピックアップ構造、再生メディア、再生モード等に対応した演算を行うことが可能となるとともに、TE 信号、FE 信号、AS 信号を生成するために用いる演算定数の微細な調整ができ、アナログ回路による演算で見られるようなオフセットなどのアナログ的なバラツキも
5 発生することなく、より正確な TE 信号、FE 信号、AS 信号を生成することが可能となる。

また、低周波数帯域処理回路において、光ピックアップの受光素子からの複数の出力を時分割AD変換器を用いてAD変換することにより、光ピックアップの受光素子毎にAD変換器を設ける必要がなく、回路規模の縮小化が図れるという
10 効果が得られる。

なお、本発明の実施の形態 1 による光ディスク装置では、光ディスクの記録・再生に必要な種々の信号の検出を行うために、高周波数帯域処理回路が、ウォブル信号生成回路 5 と、プッシュプルトラッククロス信号生成回路 6 と、位相差トラックエラー信号検出回路 8 と、CAPA 検出信号生成回路 9 と、トラック
15 クロス信号生成回路 10 と、オフトラック信号生成回路 11 とを備え、低周波数帯域処理回路が、低速トラッククロス信号生成回路 15 と、サーボエラー信号生成回路 16 と、サーボ演算回路 17 とを備えるものについて説明したが、これらはあくまで一例であり、本発明にかかる光ディスク装置は、ここで示した光ディスク装置の構成要素の一部のみを有するものや、光ディスクから所望の信号を検
20 出するための他の構成要素を有するものであっても良い。

(実施の形態 2)

次に、本発明の実施の形態 2 として、前記実施の形態 1 において第 2 図を用いて説明したサーボエラー信号生成回路 16、及びサーボ演算回路 17 の詳細な構成及び動作について説明する。なお、ここで説明する光ディスク装置は、サーボ
25 エラー信号生成回路 16 が、メイン受光素子 A～D からの信号に対する演算処理の動作タイミングと、サブ受光素子 E～H からの信号に対する演算処理の動作タイミングとをそれぞれ別個に制御し、サーボ演算回路 17 が、前記サーボエラー信号生成回路により生成された信号を用いてデジタルサーボ演算を行い、駆動系に対する駆動信号を生成するものである。

第4(a)図は、本発明の実施の形態2による光ディスク装置のサーボエラー信号生成回路及びサーボ演算回路を説明するための説明図であり、第4(a)図はサーボエラー信号生成回路及びサーボ演算回路の構成の一例を示すブロック図であり、第4(b)図はサーボ演算回路における演算処理を説明するための信号図である。

第4(a)図において、本発明の実施の形態2によるサーボエラー信号生成回路16は、メインビーム演算器41とサブビーム演算器43とからなり、サーボ演算回路17は、メインビームサーボ演算器42とサブビームサーボ演算器44と加算器45とからなる。なお、図中の時分割AD変換器14は第2図の時分割AD変換器14を意味する。

メインビーム演算器41は、時分割AD変換器14から順次出力される受光素子A～Hの信号のうち、メイン受光素子A～Dからの信号を用いて演算処理を行ない、メイン受光素子A～Dの信号に基づくサーボエラー信号を生成する演算回路であり、メインビームサーボ演算器42は、メインビーム演算器41で生成されたサーボエラー信号に基づいて、メイン受光素子A～Dからの信号に対する駆動信号を生成する。

また、サブビーム演算器43は、時分割AD変換器14から順次出力される受光素子A～Hの信号のうち、サブ受光素子E～Hからの信号を用いて演算処理を行ない、サブ受光素子A～Dの信号に基づくサーボエラー信号を生成する演算回路であり、サブビームサーボ演算器44は、サブビーム演算器43で生成されたサーボエラー信号に基づいて、サブ受光素子E～Hからの信号に対する駆動信号を生成する。

なお、この際、メインビーム演算器41及びメインビームサーボ演算器42の演算処理と、サブビーム演算器43及びサブビームサーボ演算器44の演算処理とは、それぞれ別個の動作タイミングで独立して行われる。

また、加算器45は、メインビームサーボ演算器42からの出力信号と、サブビームサーボ演算器44からの出力信号とを加算し、最終的に駆動系に対する駆動信号として出力するものである。

第4(b)図の(i)～(iii)は、それぞれメインビームサーボ演算器42、サブ

ビームサーボ演算器 4 4、及び加算器 4 5 からの出力信号の一例を示したものであり、本発明にかかるサーボ演算回路 1 7 では、メインビームサーボ演算器 4 2 の演算結果である第 4 (b) 図 (i) と、サブビームサーボ演算器 4 4 の演算結果である第 4 (b) 図 (ii) とが加算器 4 5 により加算されることにより、第 4 (b) 図 (iii) に示すサーボ演算回路 1 7 の演算結果を得る。

次に、本発明の実施の形態 2 によるサーボエラー信号生成回路 1 6 及びサーボ演算回路 1 7 の動作について、本発明の実施の形態 2 による演算処理を行う場合と行わない場合とを比較して説明する。

第 5 図は、本発明の実施の形態 2 による光ディスク装置のサーボエラー信号生成回路及びサーボ演算回路における演算処理を説明するためのタイミングチャートであり、第 5 (a) 図は本発明の実施の形態 2 による演算処理を行わない場合の演算を、第 5 (b) 図は本発明の実施の形態 2 による演算処理を行った場合の演算処理を説明するためのものである。

以下に、先ず第 5 (a) 図を用いて本発明の実施の形態 2 による演算処理を行わない場合の演算処理について説明する。

第 5 (a) 図 (i) は、時分割 AD 変換器 1 4 に入力された 2 組の 4 分割受光素子からの出力信号 A ~ H に対する AD 変換の順番を示したものであり、図示するようにメイン受光素子 A ~ D からの信号の後に、サブ受光素子 E ~ H からの信号が選択され、AD 変換が行われる。第 5 (a) 図 (ii) は、サーボサンプリング周期を示したものであり、第 5 (a) 図 (iii) は、時分割 AD 変換器 1 4 により行われるアナログ信号のサンプリングタイミング、第 5 (a) 図 (iv) は、デジタル信号への変換タイミングを示すものである。また、第 5 (a) 図 (v) は、サーボエラー信号生成回路 1 6 によるサーボエラー信号の生成演算の開始タイミングを示すものであり、第 5 (a) 図 (vi) は、サーボエラー信号生成回路 1 6 及びサーボ演算回路 1 7 によるサーボ演算の開始タイミングを、第 5 (a) 図 (vii) は、サーボ演算回路 1 7 で生成された駆動出力の出力タイミングを示すものである。

第 5 (a) 図で示すサーボエラー信号生成回路 1 6 及びサーボ演算回路 1 7 による演算処理では、第 5 (a) 図 (v) に示すような演算開始タイミングにより受光素子 A ~ H からの信号の演算処理を行っているため、サーボエラー信号生成回路 1

6の演算は、メイン受光素子A～Dからの信号（第5(a)図のメイン(1)）の演算時間及びその結果の出力における遅延時間を短縮するために、サーボエラー信号生成回路16による演算処理を、時分割AD変換器14の受光素子Dからの信号出力を受けた後に行っている。

- 5 そのため、かかる演算開示時には前記演算器に未だサブ受光素子E～Hからの信号（第5(a)図のサブ(1)）が入力されておらず、結果としてサブ受光素子E～Hからの信号の演算処理が、1サンプリング周期後のメイン受光素子A～Dからの信号（第5(a)図のメイン(2)）の演算処理の際に行なわれることとなる。

- 10 即ち、サーボエラー信号生成回路16及びサーボ演算回路17による通常の演算処理では、メイン受光素子A～Dからの信号の演算処理（メイン(1)）の際に、1サンプリング周期前のサブ受光素子E～Hからの信号の演算処理（サブ(0)）が行われることとなり、駆動出力として、メイン受光素子A～Dからの信号の演算結果（メイン(1)）と、1サンプリング周期前のサブ受光素子E～Hからの信号の演算結果（サブ(0)）との加算値が出力されることとなる（第5(a)図(vii)参照）。

これにより、第5(a)図(vii)に示すように、メイン受光素子A～Dからの信号の最大演算遅延時間T1は最短にできるのに対して、サブ受光素子E～Hに対する信号の最大演算遅延時間T2は、非常に大きなものになってしまう。

- 20 そこで、本願発明の実施の形態2では、第4図及び第5(b)図に示すように、メイン受光素子A～Dからの信号に対する演算処理とサブ受光素子E～Hからの信号に対する演算処理とをそれぞれ別個の動作タイミングで独立して行うようにしている。

以下、第5(b)図について説明する。なお、第5(b)図中の第5(b)図(i)～(iv)は、第5(b)図(i)～(iv)と同じである。

- 25 第5(b)図(v)は、第4(a)図に示すメインビーム演算器41によるサーボエラー信号の生成演算の開始タイミングを示すものであり、第5(b)図(vi)は、第4(a)図に示すサブビーム演算器43によるサーボエラー信号の生成演算の開始タイミングを示すものである。また、第5(b)図(vii)は、サーボエラー信号生成回路16及びサーボ演算回路17によるサーボ演算の開始タイミングを、第5

(b)図 (viii) は、サーボ演算回路 17 で生成された駆動出力の出力タイミングを示すものである。

第 5 (b) 図に示す本発明のサーボエラー信号生成回路 16 及びサーボ演算回路 17 による演算処理では、第 5 (b) 図 (v)、(vi) に示すように、メイン受光素子 A～D からの信号の演算処理と、サブ受光素子 E～H からの信号の演算処理とを、
5 サervoエラー信号生成回路 16 及びサーボ演算回路 17 により、それぞれ別個の動作タイミングで独立して行うようにし、駆動出力として、メイン受光素子に対する演算結果とサブ受光素子に対する演算結果との加算値を順次出力するようにする。すなわち、第 5 (b) 図 (viii) に示すように、1 サンプリグ周期前のサブ受光素子 E～H からの信号の演算結果 (サブ (0)) とメイン受光素子 A～D からの信号の演算結果 (メイン (1)) との加算値を出力した後に、メイン受光素子 A～D からの信号の演算結果 (メイン (1)) とサブ受光素子 E～H からの信号の演算結果 (サブ (1)) との加算値が出力されることとなる。

これにより、サブ受光素子 E～H からの出力信号に対する演算及びその結果の
15 出力に対する遅延よりなる最大演算遅延時間 T_4 は、メイン受光素子 A～D からの出力信号に対する演算及びその結果の出力に対する遅延よりなる最大演算遅延時間 T_3 と等しくなり、第 5 (a) 図で示したサブ受光素子 E～H からの信号の最大演算遅延時間 T_2 に対して大幅に短縮することができる。(第 5 (b) 図 (viii) 参照)。

20 このように、本発明の実施の形態 2 による光ディスク装置によれば、メイン受光素子 A～D からの信号に対する演算処理とサブ受光素子 E～H からの信号に対する演算処理とをそれぞれ独立して行うようにしたことにより、それぞれの演算結果を用いてより正確な駆動信号を得ることができるとともに、サーボエラー信号生成回路 16 及びサーボ演算回路 17 による演算処理及びその結果の出力にお
25 ける遅延の時間を最小にすることができる。

なお、本発明の実施の形態 2 では、メインビームサーボ演算器 42 及びサブビームサーボ演算器 44 によってメインビームとサブビームに基づく駆動出力をそれぞれ生成した後に加算器 45 を用いて加算し、当該加算値を駆動出力として出力するものについて説明したが、本発明は、サーボエラー信号生成回路 16 が、

メイン受光素子A～Dからの信号に対する演算処理の動作タイミングと、サブ受光素子E～Hからの信号に対する演算処理の動作タイミングとをそれぞれ別個に制御し、サーボ演算回路17が、前記サーボエラー信号生成回路により生成された信号を用いてデジタルサーボ演算を行い、駆動系に対する駆動信号を生成するものであればよく、例えば、メインビーム演算器41及びサブビーム演算器43によりメイン・サブビームに基づくサーボエラー信号をそれぞれ独立に生成した後、加算器45を用いてサーボエラー信号の加算値を求め、当該加算値に基づいてサーボ演算を行うことによって駆動出力を生成するようにしてもよい。

(実施の形態3)

次に、本発明の実施の形態3として、前記実施の形態2において説明したサーボエラー信号生成回路16及びサーボ演算回路17の別の形態について説明する。なお、ここで説明する光ディスク装置のサーボエラー信号生成回路16及びサーボ演算回路17は、サーボ演算回路17にサブ受光素子E～Hの信号に対する演算処理の演算開始までの遅延時間を位相補償によって補正する高域位相進みフィルタ66を設け、サブ受光素子E～Hの信号に対する演算遅延時間に起因する位相遅れを補償するものである。

第6図は、本発明の実施の形態3によるサーボエラー信号生成回路及びサーボ演算回路の構成の一例を示すブロック図である。

第6図において、本発明の実施の形態3によるサーボエラー信号生成回路16は、メインビーム演算器61とサブビーム演算器63とからなり、サーボ演算回路17は、メインビームサーボ演算器62とサブビームサーボ演算器64と高域位相進みフィルタ65と加算器66とからなる。なお、図中の時分割AD変換器14は第2図の時分割AD変換器14を意味する。

メインビーム演算器61は、時分割AD変換器14から順次出力される受光素子A～Hの信号のうち、メイン受光素子A～Dからの信号を用いて演算処理を行ない、メイン受光素子A～Dの信号に基づくサーボエラー信号を生成する演算回路であり、メインビームサーボ演算器62は、メインビーム演算器61で生成されたサーボエラー信号に基づいて、メイン受光素子A～Dからの信号に対する駆動信号を生成する。

また、サブビーム演算器 6 3 は、時分割 A/D 変換器 1 4 から順次出力される受光素子 A～H の信号のうち、サブ受光素子 E～H からの信号を用いて演算処理行ない、サブ受光素子 A～D の信号に基づくサーボエラー信号を生成する演算回路であり、サブビームサーボ演算器 6 4 は、サブビーム演算器 6 3 で生成されたサーボエラー信号に基づいて、サブ受光素子 E～H からの信号に対する駆動信号を生成する。

高域位相進みフィルタ 6 5 は、サブビームサーボ演算器 6 4 から出力される駆動出力の位相補償を行うものであり、メインビームに対する受光素子からの信号の演算処理の開始時間に対する、サブビームに対する受光素子からの信号の演算処理の演算開始までの遅延時間を位相補償によって補正する。

また、加算器 6 6 は、メインビームサーボ演算器 6 1 からの出力信号と、高域位相進みフィルタ 6 5 からの出力信号とを加算し、最終的に駆動系に対する駆動信号として出力するものである。

次に、動作について説明する。

時分割 A/D 変換器 1 4 から出力された受光素子 A～H の信号のうち、メイン受光素子 A～D からの信号はメインビーム演算器 6 1 に、サブ受光素子 E～H からの信号はサブビーム演算器 6 3 に、それぞれ入力される。

この際、本発明の実施の形態 3 によるサーボエラー信号生成回路 1 6 に対する入力信号の演算処理及びその結果の出力を仮に第 5 (a) 図で示した演算処理のタイミングと同じタイミングで行った場合には、メイン受光素子 A～D からの信号の演算処理の後に、1 サンプル周期前のサブ受光素子 E～H からの信号の演算処理が行われることとなるため、前述のように第 5 (a) 図に示す T 2 の最大演算遅延時間が発生してしまう。

そして、この遅延時間は、演算器の特性としては、開ループ特性のゲイン交点付近の周波数における位相遅れとして発現し、サーボ特性を劣化させる要因となる。

そこで、本発明の実施の形態 3 によるサーボエラー信号生成回路 1 6 及びサーボ演算回路 1 7 では、サーボ演算回路 1 7 に高域位相進みフィルタ 6 5 を設け、サブ受光素子 E～H の信号に対する演算遅延時間に起因する位相遅れを高域位相

進みフィルタ 6 5 によって補償することとした。

以下、この高域位相進みフィルタ 6 1 による位相補償について詳細に説明する。

第 7 図は、高域位相進みフィルタによる位相補償を説明するための説明図であり、第 7 (a) 図は位相補償を行わない場合の位相遅れを示し、第 7 (b) 図は位相補償を行った場合の位相遅れを示している。なお、図中の A はメインビーム受光素子からの信号に対する演算処理の演算遅延による位相遅れを、B はサブビーム受光素子からの信号に対する演算処理の演算遅延による位相遅れを、C は B における位相遅れを位相補償した位相特性を、Y は A と B との加算結果を、D は高域位相進みフィルタにより補償する位相特性をそれぞれ示したものである。

第 7 (a) 図に示すように、位相補償を行わない場合には、サブビーム受光素子からの信号に対する演算処理の演算遅延による位相遅れ (第 7 (a) 図 B) が、メインビーム受光素子からの信号に対する演算処理の演算遅延による位相遅れ (第 7 (a) 図 A) に対して大きいため、それらの加算結果である出力信号 Y のゲイン交点周波数付近以上の周波数における位相遅れ (第 7 (a) 図 Y) となって、サーボ特性を劣化させている。

そこで、本発明では、サブビームサーボ演算器 6 4 により演算されたサブ受光素子 E ~ H からの信号の演算結果に対して、高域位相進みフィルタ 6 5 により、遅延時間 T 2 による位相遅れを補正している。そして、メインビームサーボ演算器 6 2 から出力される演算結果と、高域位相進みフィルタ 6 5 により位相補償を行なったサブビームサーボ演算器 6 4 による演算結果とを加算器 6 6 により加算して、サーボ演算回路 1 6 による演算結果として出力している。

第 7 (b) 図はこの様子を示したもので、第 7 (b) 図 A、第 7 (b) 図 B は、第 7 (a) 図と同じであり、第 7 (b) 図 B における位相遅れを高域位相進みフィルタ 6 5 によりサーボ帯域内において補償した位相特性が第 7 (b) 図 D に示されている。なお、この位相補償量は、サーボ帯域内におけるサブビーム受光素子からの信号に対する演算遅延による位相遅れと、メインビーム受光素子からの信号に対する演算遅延による位相遅れの差に等しく設定される。

その結果、位相補償された信号 C の位相特性 (第 7 (b) 図 C) のサーボ帯域内における位相特性はメインビーム受光素子からの信号に対する演算遅延による位

相遅れAの位相遅れとほぼ同等とすることができ、さらに、それらの加算結果である出力信号Yの位相特性（第7（b）図Y）もメインビーム受光素子からの信号に対する演算遅延による位相遅れとほぼ同等となる。

5 このように、本発明の実施の形態3による光ディスク装置によれば、サブ受光素子E～Hの信号に対する演算遅延時間に起因する位相遅れを高域位相進みフィルタ65によって補償するようにしたことにより、簡単な構成で、サブ受光素子E～Hからの信号の処理遅延時間による位相遅れの増大を補償することができ、サーボ特性の劣化を防ぐことができる。

10 なお、本発明の実施の形態3では、メインビームサーボ演算器62及び高域位相進みフィルタ65から出力される駆動出力を加算器66を用いて加算するものについて説明したが、本発明はメインビームに対する受光素子からの信号の演算処理の開始時間に対する、サブビームに対する受光素子からの信号の演算処理の演算開始までの遅延時間を、高域位相進みフィルタによる位相補償によって補正するものであればよく、例えば、メインビーム演算器41及びサブビーム演算器
15 43によりサーボエラー信号を生成した後に、高域位相進みフィルタ61によりサブビーム演算器43で生成されたサーボエラー信号の位相補償を行い、メインビーム演算器41及び高域位相進みフィルタ61から出力されるサーボエラー信号を加算器45を用いて加算し、当該加算値に基づいて駆動出力を生成するようにしてもよい。

20 また、本発明の実施の形態3では、サーボエラー信号生成回路16、及びサーボ演算回路17がそれぞれ2つの演算器を備えるものについて説明したが、本発明は、メインビームに対する受光素子からの信号の演算処理の開始時間に対する、サブビームに対する受光素子からの信号の演算処理の演算開始までの遅延時間を、高域位相進みフィルタによる位相補償によって補正するものであればよく、例え
25 ば、時分割AD変換器14から順次出力されるAD変換結果を1つの演算器を用いて時分割で処理するようにしてもよい。

また、本発明の実施の形態1から3による光ディスク装置では、第3図に示すような構造を有するピックアップを備えるものを例に挙げて説明したが、光ディスク装置が備えるピックアップは、これに限定されず、少なくとも、受光素子に

対してメインビームとサブビームを照射して、前記メインビームに対する4つの信号と前記サブビームに対する2つ又は4つの信号を出力するものであればよい。

(実施の形態4)

次に、本発明の実施の形態4として、前記実施の形態1において第2図を用いて説明したサーボエラー信号生成回路16の詳細な構成及び動作について説明する。なお、ここで説明する光ディスク装置のサーボエラー信号生成回路16は、複数のサーボエラー信号の生成を一つの演算器を用いて時分割で行うものである。

第8図は、本発明の実施の形態4によるサーボエラー信号生成回路16の構成の一例を示すブロック図である。

第8図において、サーボエラー信号生成回路16は、演算器81と、サーボエラー信号生成プログラム82とからなる。なお、図中の時分割AD変換器14は第2図の時分割AD変換器14を意味する。

演算器81は、サーボエラー信号生成プログラム82を用いてサーボエラー信号生成演算を行い、複数のサーボエラー信号の生成を時分割で行うものであり、生成するサーボエラー信号の種類毎に、光ピックアップの構造、記録再生メディア、記録再生モードに合わせた条件分岐処理を行い、条件にあったサーボエラー信号生成プログラム82を構築した後、サーボエラー信号の生成演算を行って、複数種類のサーボエラー信号を生成する。

サーボエラー信号生成プログラム82は、複数のサーボエラー信号を生成するためのプログラムであり、光ピックアップの構造、記録再生メディア、記録再生モードに合わせた条件分岐処理を行うことにより、一つのプログラムによって複数のサーボエラー信号の生成を可能にするものである。

次に、本発明の実施の形態4によるサーボエラー信号生成回路16の動作について説明する。

時分割AD変換器14から出力される受光素子A～Hからのデジタル化された受光光量の情報は、サーボエラー信号生成回路16の演算器81に入力される。演算器81では、複数のサーボエラー信号を生成するためのサーボエラー信号生成プログラム82を用いてサーボエラー信号生成演算が行われ、光ピックアップの構造、記録再生メディア、記録再生モードに合わせた複数種類のサーボエラー

信号の生成が時分割で行われる。

以上のように、本発明の実施の形態 4 によるサーボエラー信号生成回路 16 によれば、光ピックアップの受光素子の複数の出力信号を時分割で AD 変換し、サーボエラー信号生成回路 16 によってデジタル処理によりサーボエラー信号生成演算を行うことにより、回路規模、消費電力を小さくできるとともに、

5 サーボエラー信号を生成するためのサーボエラー信号生成演算のばらつきをなくし、演算精度の向上を図ることが可能となる。

また、サーボエラー信号を生成するサーボエラー信号生成回路 16 が、サーボエラー信号生成プログラム 82 を用いてサーボエラー信号生成演算を行うことにより、生成するサーボエラー信号分のデジタル回路を設けることなく、一つの演算器で複数種類のサーボエラー信号を生成でき、回路規模を縮小することができるという効果が得られる。

10

(実施の形態 5)

次に、本発明の実施の形態 5 として、前記実施の形態 4 において説明したサーボエラー信号生成回路 16 の別の形態について説明する。なお、ここで説明する光ディスク装置のサーボエラー信号生成回路 16 は、所定の光ピックアップの構造、記録再生メディア、記録再生モードに合わせた複数のプログラムを予め備えている点において、第 8 図を用いて前記本発明の実施の形態 4 で説明したサーボエラー信号生成回路と相違するものである。

15

第 9 図は、本発明の実施の形態 5 によるサーボエラー信号生成回路 16 の構成の一例を示すブロック図である。

20

第 9 図において、本発明の実施の形態 5 によるサーボエラー信号生成回路 16 は、演算器 91 と、サーボエラー信号生成プログラム 92 a ~ c とからなる。なお、図中の時分割 AD 変換器 14 は第 2 図の時分割 AD 変換器 14 を意味する。

25 演算器 91 は、光ピックアップの構造、記録再生メディア、記録再生モードに合わせて、サーボエラー信号生成プログラム 92 a ~ c を切替えてサーボエラー信号生成演算を行い、光ピックアップの構造、記録再生メディア、記録再生モードに合わせた複数種類のサーボエラー信号の生成を行う。

サーボエラー信号生成プログラム 92 a ~ c は、光ピックアップの構造、記録

再生メディア、記録再生モードに合わせたサーボエラー信号生成演算を行うためのものである。なお、ここでは説明の簡略化のため、サーボエラー信号生成プログラム 9 2 が 3 つのプログラムから構成されているものについて説明するが、予め保持するプログラム数については特に限定はない。

- 5 次に、本発明の実施の形態 5 によるサーボエラー信号生成回路 1 6 の動作について説明する。

時分割 A/D 変換器 1 4 から出力される受光素子 A～H からのデジタル化された受光光量の情報は、サーボエラー信号生成回路 1 6 の演算器 9 1 に入力される。演算器 9 1 では、処理対象となる光ピックアップの構造、記録再生メディア、記録再生モードに合わせたサーボエラー信号プログラム 9 2 が複数のサーボエラー
10 信号プログラム 9 2 a～c から選択され、当該選択されたサーボエラー信号生成プログラム 9 2 を用いてサーボエラー信号生成演算が行われる。なお、一つの演算器 9 1 により複数種類のサーボエラー信号を生成する場合には、かかる処理が時分割で行われる。

- 15 以上のように、本発明の実施の形態 5 によるサーボエラー信号生成回路 1 6 によれば、サーボエラー信号生成回路 1 6 が、予め光ピックアップの構造、記録再生メディア、記録再生モードに合わせたサーボエラー信号生成プログラム 9 2 を複数備え、サーボエラー信号生成演算時に、これらから最適なサーボエラー信号生成プログラムを選択してサーボマトリクス演算を行うことにより、サーボマト
20 リクス演算における条件分岐処理を省略することができ、低速演算器を用いてもサーボエラー信号の生成処理を行うことが可能となる。

なお、本発明の実施の形態 5 では、サーボエラー信号生成回路 1 6 が、サーボエラー信号生成プログラム 9 2 を有するものについて説明したが、サーボエラー信号生成回路 1 6 が、前記実施の形態 4 で説明したサーボエラー信号生成プログラム 8 2 と本実施の形態 4 で説明したサーボエラー信号生成プログラム 9 2 とを
25 有し、生成を行うサーボエラー信号の種類に応じて使用するプログラムを切り替えるようにしてもよい。

(実施の形態 6)

次に、本発明の実施の形態 6 として、前記実施の形態 4 において説明したサー

ボエラー信号生成回路 16 の別の形態について説明する。なお、ここで説明する光ディスク装置のサーボエラー信号生成回路 16 は、サーボエラー信号の種類毎に、光ピックアップの構造、記録再生メディア、記録再生モードのそれぞれに合わせた複数のプログラムを予め備えている点において、第 8 図を用いて前記本発明の実施の形態 4 で説明したサーボエラー信号生成回路と相違するものである。

第 10 図は、本発明の実施の形態 6 によるサーボエラー信号生成回路 16 の構成の一例を示すブロック図である。

第 10 図において、本発明の実施の形態 6 によるサーボエラー信号生成回路 16 は、演算器 101 と、FE 信号生成プログラム 102 a～c と、TE 信号生成プログラム 103 a～c と、AS 信号生成プログラム 104 a～c とからなる。なお、図中の時分割 AD 変換器 14 は第 2 図の時分割 AD 変換器 14 を意味する。

演算器 101 は、FE 信号生成プログラム 102 a～c、TE 信号生成プログラム 103 a～c、AS 信号生成プログラム 104 a～c のそれぞれから、光ピックアップの構造、記録再生メディア、記録再生モードに合わせたサーボエラー信号生成プログラム 102～64 を選択して、サーボエラー信号生成演算を行い、FE 信号、TE 信号、AS 信号の生成を行う。

FE 信号生成プログラム 102 a～c は、光ピックアップの構造、記録再生メディア、記録再生モードに合わせた FE 信号を生成するためのサーボエラー信号生成プログラムである。

TE 信号生成プログラム 103 a～c は、光ピックアップの構造、記録再生メディア、記録再生モードに合わせた TE 信号を生成するためのサーボエラー信号生成プログラムである。

AS 信号生成プログラム 104 a～c は、光ピックアップの構造、記録再生メディア、記録再生モードに合わせた AS 信号を生成するためのサーボエラー信号生成プログラムである。

なお、ここでは説明の簡略化のため、FE 信号生成プログラム 102、TE 信号生成プログラム 103、及び AS 信号生成プログラム 104 が、それぞれ 3 つのプログラムから構成されているものについて説明するが、予め保持するプログラム数については特に限定はない。

次に、本発明の実施の形態 6 によるサーボエラー信号生成回路 16 の動作について説明する。

時分割 AD 変換器 14 から出力される受光素子 A～H からのデジタル化された受光光量の情報は、サーボエラー信号生成回路 16 の演算器 101 に入力される。

5 演算器 101 では、FE 信号生成プログラム 102 a～c、TE 信号生成プログラム 103 a～c、AS 信号生成プログラム 104 a～c のそれぞれから、光ピックアップの構造、記録再生メディア、記録再生モードに合わせた FE 信号生成プログラム 102、TE 信号生成プログラム 103、AS 信号生成プログラム 104 が選択され、当該選択されたサーボエラー信号生成プログラムを用いてサーボエラー信号生成演算が行われる。なお、かかる FE 信号、TE 信号、AS 信号の生成処理は、時分割で行われる。

10

このように、サーボエラー信号生成回路 16 が、予めサーボエラー信号の種類毎に、光ピックアップの構造、記録再生メディア、記録再生モードに合わせたサーボエラー信号生成プログラムを複数備え、サーボエラー信号生成演算時に、これらから最適なサーボエラー信号生成プログラムを選択してサーボマトリクス演算を行うことにより、サーボマトリクス演算における条件分岐処理を省略することができ、低速演算器を用いてもサーボエラー信号の生成処理を行うことが可能となる。

15

次に、本発明の実施の形態 6 によるサーボエラー信号生成回路 16 の演算器 101 の演算処理についてさらに詳細に説明する。

20

本発明の実施の形態 6 によるサーボエラー信号生成回路 16 の演算器 101 の演算処理では、演算器 101 が、生成を行うサーボエラー信号の種類に応じて、前述したサーボエラー信号の種類毎に設けられたサーボエラー信号生成プログラム 102～64 の動作頻度を変えるようにする。

25 第 11 図は、本発明の実施の形態 6 によるサーボエラー信号生成回路 16 の演算器 101 が行うサーボエラー信号生成演算の一例を示す図である。

第 11 図に示すように、本発明の実施の形態 6 では、演算器 101 が FE 信号と TE 信号と AS 信号を生成する場合に、帯域の低いサーボエラー信号である AS 信号の AS 信号生成プログラムの動作頻度を、他のサーボエラー信号である F

E信号、TE信号の生成プログラムの動作頻度よりも低くするようにする。

これにより、帯域の低いサーボエラー信号であるAS信号のサンプリング周期のみを低くすることができるため、サーボエラー信号に基づいて生成される駆動系に対する駆動信号の精度を保持しながら、演算器101における演算処理負担を軽減することが可能になる。

5 以上のように、本発明の実施の形態6によるサーボエラー信号生成回路16によれば、サーボエラー信号生成回路16が、予め光ピックアップの構造、記録再生メディア、記録再生モードに合わせた、複数種類のサーボエラー信号を生成するためのサーボエラー信号生成プログラムを複数備え、サーボエラー信号生成演算時に、これら複数のサーボエラー信号生成プログラムから最適なサーボエラー信号生成プログラムを選択するとともに、サーボエラー信号生成プログラムの動作頻度をサーボエラー信号の種類に応じて変更することにより、サーボエラー信号生成回路16の演算器101の演算処理負担を軽減することができるため、低速演算器を用いてもサーボエラー信号の生成処理を行うことが可能となる。

15 なお、本発明の実施の形態6では、サーボエラー信号生成回路16が、サーボエラー信号生成プログラム102～104を有するものについて説明したが、サーボエラー信号生成回路16が、前記実施の形態4、5で説明したサーボエラー信号生成プログラム82、92のうちの少なくとも1つと、本実施の形態6で説明したサーボエラー信号生成プログラム102～104とを有し、生成を行うサーボエラー信号の種類に応じて使用するプログラムを切替えるようにしてもよい。
(実施の形態7)

次に、本発明の実施の形態7として、前記実施の形態1において第2図を用いて説明した低周波数帯域処理回路の別の形態について説明する。なお、ここで説明する光ディスク装置の低周波数帯域処理回路は、時分割AD変換器14によるAD変換終了タイミングとサーボエラー信号生成回路16のAD変換結果取得タイミ
25 ングとをタイミング制御回路121により制御することにより、一つの演算器により複数のサーボエラー信号を生成する際の位相遅れの低減を図るものである。

第12図は、本発明の実施の形態7による低周波数帯域処理回路の構成を説明

するためのブロック図である。

第12図において、低周波数帯域処理回路は、VGA12a～hと、LPF13a～hと、時分割AD変換器14と、低速トラッククロス信号生成回路15と、サーボエラー信号生成回路16と、サーボ演算回路17と、タイミング制御回路121とからなる。なお、本発明の実施の形態7による低周波数帯域処理回路において、第2図を用いて説明した本発明の実施の形態1による低周波数帯域処理回路と同じ構成要素については同一符号を付し、ここではその説明を省略する。

タイミング制御回路121は、時分割AD変換器14及びサーボエラー信号生成回路16の動作タイミングを制御するものであり、光ピックアップの構造、記録再生メディア、記録再生モードに応じたサーボエラー信号生成回路16における演算処理の内容に併せて時分割AD変換器14及びサーボエラー信号生成回路16の動作タイミングを制御する。

以下に、このタイミング制御回路121による動作タイミング制御について具体例を挙げて説明する。なお、以下に説明する各具体例では、ピックアップから出力される信号や生成されるサーボエラー信号の種類を複数パターン想定して説明する。

具体例1

まず、第1の具体例として、光ピックアップからの受光素子A～Hからの信号が、時分割AD変換器14によってAD変換され、サーボエラー信号生成回路16にデジタル化された受光素子A～Hからの信号がチャンネル1から8の信号として順次出力する場合を想定する。そして、この時、サーボエラー信号生成回路16は、チャンネル1から4からの信号を用いて一つのサーボエラー信号を生成した後、チャンネル5、6からの信号を用いて一つのサーボエラー信号を生成するものとする。

第13図は、時分割AD変換器14とサーボエラー信号生成回路16の動作タイミングの一例を示したタイミングチャートである。なお、図中の数字は上記のチャンネル番号を示すものとする。

第13図に示すように、タイミング制御回路121は、時分割AD変換器14及びサーボエラー信号生成回路16の動作タイミングを制御し、チャンネル1、

2, 3, 4からのサーボエラー信号生成演算において、サーボエラー信号生成回路16のチャンネル4のAD変換結果の取得タイミングを時分割AD変換器14のチャンネル4のAD変換終了タイミングに一致させる。また、チャンネル5, 6からのサーボエラー信号生成演算において、サーボエラー信号生成回路16の
5 チャンネル6のAD変換結果の取得タイミングを時分割AD変換器14のチャンネル6のAD変換終了タイミングに一致させる。

このように、タイミング制御回路121により、サーボエラー信号生成回路16の一つのサーボエラー信号を生成するために必要なすべての受光光量の信号の取得完了タイミングと時分割AD変換器14による当該信号のAD変換の終了タイ
10 ミングとを一致させることにより、サーボエラー信号生成時における位相遅れを少なくすることができる。

具体例2

次に、第2の具体例として、光ピックアップからの受光素子A～Hからの信号が、時分割AD変換器14によってAD変換され、メインビームに対する受光素
15 子からの信号A～Dをチャンネル1から4の信号として、サブビームに対する受光素子からの信号E～Hをチャンネル5から8の信号としてサーボエラー信号生成回路16に順次出力する場合を想定する。そして、この時、サーボエラー信号生成回路16は、順次入力されるチャンネル1から6からの信号を用いてサーボエラー信号を生成するものとする。

20 第14図は、時分割AD変換器14とサーボエラー信号生成回路16の動作タイミングの一例を示したタイミングチャートである。なお、図中の数字は上記のチャンネル番号を示すものとする。

第14図に示すように、タイミング制御回路121は、時分割AD変換器14及びサーボエラー信号生成回路16の動作タイミングを制御し、チャンネル1,
25 2, 3, 4, 5, 6からのサーボエラー信号生成演算において、サーボエラー信号生成回路16のチャンネル4のAD変換結果の取得タイミングを時分割AD変換器14のチャンネル4のAD変換終了タイミングに一致させる。また、サーボエラー信号生成回路16は、サーボエラー信号生成演算において、サブビームに対する受光光量の情報であるチャンネル5, 6からのAD変換結果として、1サ

ンプリング前のAD変換結果を使用するようにする。これは、時分割AD変換器
14から順次出力されるチャンネル1から6までの信号を取得してサーボエラー
信号を生成した場合の、メインビームに対する信号の位相遅れに起因するサーボ
エラー信号に生じた位相遅れの方が、サブビームに対する受光光量の情報として
5 1サンプリング周期前のデータを使用したことにより生じるサーボエラー信号の
生成演算誤差よりも、装置全体の制御精度に与える影響が大きいためである。

このように、サーボエラー信号生成回路16がサブビームに対する受光光量の
情報を示す信号として1サンプリング周期前のAD変換結果を使用することによ
り、メインビームに対する信号のAD変換結果の取得後、直ちにサーボエラー信
10 号の生成演算を行うことができるとともに、タイミング制御回路121により、
サーボエラー信号を生成するために必要なメインビームに対する受光光量の信号
の取得完了タイミングと時分割AD変換器14による当該信号のAD変換終了タ
イミングとを一致させることにより、メインビームに対する信号の位相の遅れを
低減し、生成したサーボエラー信号の位相遅れによる影響を低減することができ
15 る。

具体例3

次に、第3の具体例として、光ピックアップからの受光素子A～Dからの信号
が、時分割AD変換器14によってAD変換され、デジタル化された受光素子A
～Dからの信号をチャンネル1から4の信号としてサーボエラー信号生成回路1
20 6に順次出力する場合を想定する。そして、この時、サーボエラー信号生成回路
16は、チャンネル1から4から出力される同じ信号を用いて2種類のサーボエ
ラー信号を生成するものとする。

第15図は、時分割AD変換器14とサーボエラー信号生成回路16の動作タ
イミングの一例を示したタイミングチャートである。なお、図中の数字はチャン
25 ネル番号を示すものとする。

第15図に示すように、タイミング制御回路121は、時分割AD変換器14
及びサーボエラー信号生成回路16の動作タイミングを制御し、チャンネル1、
2、3、4からの信号を用いた最初のサーボエラー信号生成演算において、サー
ボエラー信号生成回路16のチャンネル4のAD変換結果の取得タイミングを時

分割AD変換器14のチャンネル4のAD変換終了タイミングに一致させる。

また、サーボエラー信号生成回路16は、2種類のサーボエラー信号の生成演算に際して、より位相遅れの影響があるサーボエラー信号からサーボエラー信号の生成演算を行うようにし、後のサーボエラー信号の生成に際しては、優先して
5 行ったサーボエラー信号の生成演算で使用したチャンネル1, 2, 3, 4からの信号の情報を使用する。例えば、TE信号、FE信号の2種類のサーボエラー信号を生成するような場合に、TE信号の方がFE信号より位相遅れによる影響を受けやすい場合には、サーボエラー信号生成回路16において、位相遅れによる影響を受け易いTE信号を優先して生成した後、同じ時分割AD変換器14から
10 の出力信号を用いてFE信号の生成を行うようにする。なお、位相遅れによる影響を受け易いトラッキングエラー信号の種類の順は、光ピックアップの構造、記録再生メディア、記録再生モード等の諸条件により変化するが、一般的には、TE信号、FE信号、AS信号の順で位相遅れによる影響を受け易いとされている。

このように、サーボエラー信号生成回路16が、生成する複数のサーボエラー
15 信号のうち、位相遅れに対して影響が大きいサーボエラー信号の生成を優先するとともに、タイミング制御回路121により、最初のサーボエラー信号を生成するために必要な受光光量の信号の取得完了タイミングと時分割AD変換器14による当該信号のAD変換終了タイミングとを一致させることによりことで、位相遅れによる影響の大きいサーボエラー信号の時分割AD変換器14によるAD変換の終了タイミングからサーボエラー信号生成回路16によるサーボエラー信号
20 の生成タイミングまでの時間をより小さくすることができ、光ディスク装置としてのサーボエラー信号の位相遅れの影響を低減することができる。

具体例4

次に、第4の具体例として、光ピックアップからの受光素子A～Dからの信号
25 が、時分割AD変換器14によってAD変換され、デジタル化された受光素子A～Dからの信号をチャンネル1から4の信号としてサーボエラー信号生成回路16に順次出力する場合を想定する。そして、この時、サーボエラー信号生成回路16は、1サンプリング周期内にチャンネル1から4から出力される信号を用いて2種類のサーボエラー信号を生成するものとする。

第16図は、時分割AD変換器14とサーボエラー信号生成回路16の動作タイミングの一例を示したタイミングチャートである。なお、図中の数字はチャンネル番号を示すものとする。

第16図に示すように、タイミング制御回路121は、時分割AD変換器14及びサーボエラー信号生成回路16の動作タイミングを制御し、チャンネル1、2、3、4からの信号を1サンプリングの間に繰り返してAD変換するとともに、チャンネル1、2、3、4からの信号を用いた2種類のサーボエラー信号生成演算のそれぞれにおいて、サーボエラー信号生成回路16のチャンネル4のAD変換結果の取得タイミングを時分割AD変換器14のチャンネル4のAD変換終了タイミングに一致させる。

このように、1サンプリング周期内で同一チャンネルのAD変換結果から複数のサーボエラー信号を生成する場合に、タイミング制御回路121によって、時分割AD変換器14により同一のチャンネルを1サンプリングの間に繰り返してAD変換させるとともに、サーボエラー信号の生成演算に用いるすべての受光光量の信号の取得完了タイミングと時分割AD変換器14による当該信号のAD変換終了タイミングとを一致させることにより、サーボエラー信号の位相遅れを低減することができる。

以上のように、本発明の実施の形態7による光ディスク装置によれば、時分割AD変換器及びサーボエラー信号生成回路の動作タイミングを制御するタイミング制御回路を設けたことにより、一つの演算回路により時分割で複数のサーボエラー信号を生成する場合であっても、サーボエラー信号生成時の位相遅れを少なくすることが可能になる。

(実施の形態8)

次に、本発明の実施の形態8として、前記実施の形態1において説明した低周波数帯域処理回路の別の形態について説明する。なお、ここで説明する光ディスク装置の低周波数帯域処理回路は、サーボエラー信号生成回路16の演算能力が低い場合であっても、時分割AD変換器14からの出力データの種類や出力タイミングを制御して、サーボエラー信号生成時に生じる位相遅れの低減を図るものである。

第17図は、本発明の実施の形態8による低周波数帯域処理回路の構成を説明するためのブロック図である。

第17図において、低周波数帯域処理回路は、VGA12と、LPF13と、時分割AD変換器171と、低速トラッククロス信号生成回路15と、サーボエラー信号生成回路16と、サーボ演算回路17と、タイミング制御回路121とからなる。なお、本発明の実施の形態8による低周波数帯域処理回路において、第2図を用いて説明した本発明の実施の形態1による低周波数帯域処理回路と同じ構成要素については同一符号を付し、ここではその説明を省略する。

時分割AD変換器171は、光ピックアップの複数の受光素子からの受光光量を示す複数のアナログ信号を入力とし、入力されたアナログ信号のAD変換を行うチャンネルの選択と、チャンネルの切替えタイミングを任意に制御して、入力されたアナログ信号を時分割でAD変換し、デジタル化した受光光量の情報をサーボエラー信号生成回路16に出力する。

タイミング制御回路121は、時分割AD変換器171及びサーボエラー信号生成回路16の動作タイミングを制御するものであり、光ピックアップの構造、記録再生メディア、記録再生モードに応じたサーボエラー信号生成回路16における演算処理の内容に併せて時分割AD変換器171及びサーボエラー信号生成回路16の動作タイミングを制御する。

次に、時分割AD変換器171の構成についてさらに詳細に説明する。

第18図は、時分割AD変換器171の構成の一例を示すブロック図である。

第18図において、時分割AD変換器171は、セクタ制御回路181と、入力セクタ182と、AD変換器183と、出力セクタ184とからなる。

セクタ制御回路181は、入力セクタ182及び出力セクタ184に制御信号を出力することにより、入力されたアナログ信号のAD変換を行うチャンネルの選択とチャンネルの切替えタイミングを制御する。

入力セクタ182は、光ピックアップの受光素子A～Hからそれぞれ出力されるアナログ信号を入力とし、セクタ制御回路181によって指示された所定のタイミングで、所定のチャンネルの信号をセレクトしてAD変換器183に出力する。

AD変換器183は、入力セクタ182から出力されたアナログ信号をAD変換し、デジタル化した信号を出力セクタ184に出力する。

出力セクタ184は、AD変換器183から出力されたデジタル化された信号を、セクタ制御回路181により指示される、入力セクタ182でセレクトされたチャンネルで出力する。

次に、この時分割AD変換器171、及びタイミング制御回路121による動作タイミング制御について具体例を挙げて説明する。

第19図は、時分割AD変換器171とサーボエラー信号生成回路16の動作タイミングの一例を示したタイミングチャートである。なお、図中の数字はチャンネル番号を示すものとする。

この第19図では、時分割AD変換器171、サーボエラー信号生成回路16、およびタイミング制御回路121の動作説明をわかりやすくするため、光ピックアップからの受光素子A～Hからの信号が、時分割AD変換器14によってAD変換され、デジタル化された受光素子A～Hからの信号がチャンネル1から8の信号としてサーボエラー信号生成回路16に順次出力する場合を想定する。そして、この時、サーボエラー信号生成回路16は、チャンネル1から4からの信号を用いて一つのサーボエラー信号を生成した後、チャンネル5、6からの信号を用いて一つのサーボエラー信号を生成するものとする。

サーボエラー信号生成回路16の演算能力が低く、チャンネル1から4を用いたサーボエラー信号の生成演算に時間を要するような場合には、時分割AD変換器171からチャンネル1から4と同じタイミングでチャンネル5、6のAD変換を行って出力をしていたのでは、サーボエラー信号生成回路16のチャンネル1～4を用いたサーボエラー信号の生成演算中に、時分割AD変換器171におけるチャンネル6のAD変換が既に終了してしまうといった状態が生じる。これにより、タイミング制御回路121により、チャンネル5、6からのサーボエラー信号生成演算における、サーボエラー信号生成回路16のチャンネル6のAD変換結果の取得タイミングと時分割AD変換器601のチャンネル6のAD変換終了タイミングとを一致させることができなくなる。

そこで、本発明の実施の形態8による時分割AD変換器171は、第19図に

示すように、サーボエラー信号生成回路 16 のチャンネル 1 から 4 を用いたサーボエラー信号生成演算の演算時間に基づいて、チャンネル 5, 6 の AD 変換タイミングを遅らせ、タイミング制御回路 121 により、チャンネル 5, 6 からのサーボエラー信号生成演算における、サーボエラー信号生成回路 16 のチャンネル 5
5 6 の AD 変換結果の取得タイミングと時分割 AD 変換器 171 のチャンネル 6 の AD 変換終了タイミングと一致させることができるようにする。なお、この際、サーボエラー信号生成回路 16 のサーボエラー信号生成演算で要する演算時間は、時分割 AD 変換器 171 に予め設定されているものとし、セレクト制御回路 18
1 による入力セレクト 182 及び出力セレクト 184 の制御のもと、チャンネル
10 5, 6 の AD 変換タイミングが遅延されることとなる。

以上のように、本発明の実施の形態 8 による光ディスク装置によれば、時分割 AD 変換器が AD 変換を行う出力データの種類や出力タイミングを制御するとともに、タイミング制御回路 121 によりサーボエラー信号生成回路 16 の一つのサーボエラー信号を生成するために必要なすべての受光光量の信号の取得完了タイ
15 イミングと時分割 AD 変換器 171 による当該信号の AD 変換の終了タイミングとを一致させることにより、サーボエラー信号生成回路 16 の演算能力が低いような場合であっても、サーボエラー信号生成時における位相遅れを少なくすることができる。

なお、本発明の実施の形態 1 から 8 による光ディスク装置の低周波数帯域処理回路では、LPF を設けて、高周波数成分を除去した後に光ディスクの記録・再生に必要な種々の信号を生成するものについて説明したが、低周波数帯域処理回路において LPF を設けず、高周波数帯域成分を含んだまま処理を行うようにしても良い。

25 産業上の利用可能性

本発明は、光ピックアップの受光素子から出力される信号より光ディスクを再生するための必要な種々の信号を正確に検出することができる光ディスク装置であり、装置の小型化、低消費電力化、低コスト化を同時に実現することができるため有用である。

請求の範囲

1. ピックアップの各受光素子から出力される信号の低周波数成分を除去し、高速低ビットのAD変換器によりAD変換を行った後にデジタル処理によって光ディスクの記録・再生に必要な種々の信号を生成する高周波数帯域処理回路と、
- 5 ピックアップの各受光素子から出力される信号の高周波数成分を除去し、低速高ビットのAD変換器によりAD変換を行った後にデジタル処理によって光ディスクの記録・再生に必要な種々の信号を生成する低周波数帯域処理回路と、を備える、
- 10 ことを特徴とする光ディスク装置。
2. 請求の範囲第1項に記載の光ディスク装置において、
前記高周波数帯域処理回路は、
ピックアップの各受光素子から出力される信号に対して、カットオフ周波数が順に高くなるように、異なるカットオフ周波数を有するHPFを複数個備え、
- 15 前記各HPFから出力される所望の周波数帯域の信号を用いて光ディスクの記録・再生に必要な複数の信号の検出を行う、
ことを特徴とする光ディスク装置。
3. 請求の範囲第1項に記載の光ディスク装置において、
前記高周波数帯域処理回路は、
- 20 ピックアップの各受光素子から出力される信号に対してそれぞれ設けられ、前記各受光素子からの出力信号の直流成分及び低周波数のレベル変動を除去する第1のHPFと、
前記第1のHPFからの出力信号をそれぞれ受け、前記第1HPFのカットオフ周波数よりも高くかつ所定のカットオフ周波数以下の周波数を除去する第2の
- 25 HPFと、
前記第2のHPFからの出力信号をそれぞれ受け、前記第2のHPFからの出力信号をそれぞれAD変換するAD変換器と、
前記AD変換器から出力されるデジタル信号をそれぞれ受け、前記第2のHPFのカットオフ周波数よりも高くかつ所定のカットオフ周波数以下の周波数を除

去する第3のHPFとを備える、

ことを特徴とする光ディスク装置。

4. 請求の範囲第1項に記載の光ディスク装置において、

前記高周波数帯域処理回路は、

- 5 ピックアップの各受光素子から出力される信号に対してそれぞれ設けられ、前記各受光素子からの出力信号の所定のカットオフ周波数以下の周波数を除去する第2のHPFと、

前記第2のHPFからの出力信号をそれぞれ受け、前記第2のHPFからの出力信号をそれぞれAD変換するAD変換器と、

- 10 前記AD変換器から出力されるデジタル信号をそれぞれ受け、前記第2のHPFのカットオフ周波数よりも高くかつ所定のカットオフ周波数以下の周波数を除去する第3のHPFとを備える、

ことを特徴とする光ディスク装置。

5. ピックアップの各受光素子から出力される信号に対して、カットオフ周波数が順に高くなるように、異なるカットオフ周波数を有するHPFを複数個備え、

15 前記各HPFから出力される所望の周波数帯域の信号を用いて光ディスクの記録・再生に必要な複数の信号の検出を行う、

ことを特徴とする光ディスク装置。

6. ピックアップの各受光素子から出力される信号に対してそれぞれ設けられ、
- 20 前記各受光素子からの出力信号の直流成分及び低周波数のレベル変動を除去する第1のHPFと、

前記第1のHPFからの出力信号をそれぞれ受け、前記第1HPFのカットオフ周波数よりも高くかつ所定のカットオフ周波数以下の周波数を除去する第2のHPFと、

- 25 前記第2のHPFからの出力信号をそれぞれ受け、前記第2のHPFからの出力信号をそれぞれAD変換するAD変換器と、

前記AD変換器から出力されるデジタル信号をそれぞれ受け、前記第2のHPFのカットオフ周波数よりも高くかつ所定のカットオフ周波数以下の周波数を除去する第3のHPFとを備える、

ことを特徴とする光ディスク装置。

7. ピックアップの各受光素子から出力される信号に対してそれぞれ設けられ、前記各受光素子からの出力信号の所定のカットオフ周波数以下の周波数を除去する第2のHPFと、

- 5 前記第2のHPFからの出力信号をそれぞれ受け、前記第2のHPFからの出力信号をそれぞれAD変換するAD変換器と、

前記AD変換器から出力されるデジタル信号をそれぞれ受け、前記第2のHPFのカットオフ周波数よりも高くかつ所定のカットオフ周波数以下の周波数を除去する第3のHPFとを備える、

- 10 ことを特徴とする光ディスク装置。

8. 請求の範囲第3項、又は第6項に記載の光ディスク装置において、

前記第1のHPFのカットオフ周波数は、ピックアップの各受光素子から出力される信号のジッタに影響を与えない周波数である、

ことを特徴とする光ディスク装置。

- 15 9. 請求の範囲第3項、第4項、第6項、又は第7項に記載の光ディスク装置において、

前記AD変換器から出力されるデジタル信号を用いてウォブル信号を生成するウォブル信号生成回路をさらに備える、

ことを特徴とする光ディスク装置。

- 20 10. 請求の範囲第9項に記載の光ディスク装置において、

前記ウォブル信号生成回路は、

前記AD変換器から出力されるデジタル信号を用いて演算を行いプッシュプルトラッキングエラー信号を算出する論理演算回路と、

- 25 前記論理演算回路で算出したプッシュプルトラッキングエラー信号からウォブル信号を生成するデジタルBPFとからなる、

ことを特徴とする光ディスク装置。

11. 請求の範囲第10項に記載の光ディスク装置において、

前記第2のHPFのカットオフ周波数は、前記デジタルBPFの通過周波数帯域以下の周波数である、

ことを特徴とする光ディスク装置。

1 2. 請求の範囲第3項、第4項、第6項、又は第7項に記載の光ディスク装置において、

5 前記AD変換器から出力されるデジタル信号を用いてプッシュプルトラッククロス信号を生成するプッシュプルトラッククロス信号生成回路をさらに備え、

前記プッシュプルトラッククロス信号生成回路で生成したプッシュプルトラッククロス信号を、光ディスクの高速シーク時におけるトラッククロス信号として使用する、

ことを特徴とする光ディスク装置。

10 1 3. 請求の範囲第12項に記載の光ディスク装置において、

前記プッシュプルトラッククロス信号生成回路は、

前記AD変換器から出力されるデジタル信号を用いて演算を行いプッシュプルトラッキングエラー信号を算出する論理演算回路と、

15 前記論理演算回路で算出したプッシュプルトラッキングエラー信号をゼロクロス点で2値化してプッシュプルトラッククロス信号を生成する2値化回路とからなる、

ことを特徴とする光ディスク装置。

1 4. 請求の範囲第3項、第4項、第6項、又は第7項に記載の光ディスク装置において、

20 前記第3のHPFのカットオフ周波数は、電圧レベル変動の除去、及びwobble成分の除去を行なうことのできる周波数である、

ことを特徴とする光ディスク装置。

1 5. 請求の範囲第3項、第4項、第6項、又は第7項に記載の光ディスク装置において、

25 前記第3のHPFから出力されるデジタル信号を用いて、デジタル処理により位相差トラッキングエラー信号を生成する位相差トラッキングエラー信号検出回路をさらに備える、

ことを特徴とする光ディスク装置。

1 6. 請求の範囲第1項に記載の光ディスク装置において、

前記低周波数帯域処理回路は、

ピックアップの各受光素子から出力される信号に対してそれぞれ設けられ、サンプリング周波数の $1/2$ 以下のカットオフ周波数を持つLPFと、

5 前記第1のLPFからの出力信号を順次切り替えて複数チャンネルのAD変換を行う時分割AD変換器と、

前記時分割AD変換器からの出力を用いてサーボエラー信号生成演算をデジタル処理で行い、サーボエラー信号を生成するサーボエラー信号生成回路と、

10 前記サーボエラー信号生成回路により生成されたサーボエラー信号に基づいて、デジタルサーボ演算を行い、駆動系に対する駆動信号を生成するサーボ演算回路とを備える、

ことを特徴とする光ディスク装置。

17. ピックアップの各受光素子から出力される信号を順次切り替えて複数チャンネルのAD変換を行う時分割AD変換器と、

15 前記時分割AD変換器からの出力を用いてサーボエラー信号生成演算をデジタル処理で行い、サーボエラー信号を生成するサーボエラー信号生成回路と、

前記サーボエラー信号生成回路により生成されたサーボエラー信号に基づいて、デジタルサーボ演算を行い、駆動系に対する駆動信号を生成するサーボ演算回路とを備える、

ことを特徴とする光ディスク装置。

20 18. ピックアップの各受光素子から出力される信号に対してそれぞれ設けられ、サンプリング周波数の $1/2$ 以下のカットオフ周波数を持つLPFと、

前記第1のLPFからの出力信号を順次切り替えて複数チャンネルのAD変換を行う時分割AD変換器と、

25 前記時分割AD変換器からの出力を用いてサーボエラー信号生成演算をデジタル処理で行い、サーボエラー信号を生成するサーボエラー信号生成回路と、

前記サーボエラー信号生成回路により生成されたサーボエラー信号に基づいて、デジタルサーボ演算を行い、駆動系に対する駆動信号を生成するサーボ演算回路とを備える、

ことを特徴とする光ディスク装置。

19. 請求の範囲第16項から第18項の何れかに記載の光ディスク装置において、

前記サーボエラー信号生成回路が、光ピックアップの受光素子からのメインビームに対する受光素子からの信号とサブビームに対する受光素子からの信号を使用してサーボエラー信号生成演算を行う際には、

前記サーボエラー信号生成回路は、

前記時分割AD変換器から出力されるメインビームに対する受光素子からの信号の演算処理の動作タイミングと、前記時分割AD変換器から出力されるサブビームに対する受光素子からの信号の演算処理の動作タイミングとを、それぞれ別個に制御し、

前記サーボ演算回路は、前記サーボエラー信号生成回路により生成された信号を用いてデジタルサーボ演算を行い、駆動系に対する駆動信号を生成する、

ことを特徴とする光ディスク装置。

20. 請求の範囲第16項から第18項の何れかに記載の光ディスク装置において、

前記サーボエラー信号生成回路が、光ピックアップの受光素子からのメインビームに対する受光素子からの信号とサブビームに対する受光素子からの信号を使用してサーボエラー信号生成演算を行う際に、

メインビームに対する受光素子からの信号の演算処理の開始時間に対する、サブビームに対する受光素子からの信号の演算処理の演算開始までの遅延時間を位相補償によって補正する高域位相進みフィルタをさらに備える、

ことを特徴とする光ディスク装置。

21. 請求の範囲第16項から第18項の何れかに記載の光ディスク装置において、

前記サーボエラー信号生成回路は、

複数種類のサーボエラー信号を生成するためのサーボエラー信号生成プログラムを有するとともに、

前記サーボエラー信号生成プログラムを用いてサーボエラー信号生成演算を行い、サーボエラー信号を生成する一つの演算器を備え、

前記演算器が複数のサーボエラー信号を時分割で生成する、
ことを特徴とする光ディスク装置。

22. 請求の範囲第16項から第18項の何れかに記載の光ディスク装置において、

5 前記サーボエラー信号生成回路は、

光ピックアップの構造、記録再生メディア、記録再生モードに合わせたサーボエラー信号生成演算を行うためのサーボエラー信号生成プログラムを複数有するとともに、

10 前記サーボエラー信号生成プログラムを用いてサーボエラー信号生成演算を行い、サーボエラー信号を生成する一つの演算器を備え、

前記演算器が、光ピックアップの構造、記録再生メディア、記録再生モードに合わせて前記サーボエラー信号生成プログラムを切り替えてサーボエラー信号生成演算を行う、

ことを特徴とする光ディスク装置。

15 23. 請求の範囲第22項に記載の光ディスク装置において、

前記サーボエラー信号生成プログラムがサーボエラー信号の種類毎に複数存在し、

20 前記演算器が、サーボエラー信号の種類毎に、光ピックアップの構造、記録再生メディア、記録再生モードに合わせて前記サーボエラー信号生成プログラムをそれぞれ切り替えてサーボエラー信号生成演算を行う、

ことを特徴とする光ディスク装置。

24. 請求の範囲第23項に記載の光ディスク装置において、

前記演算器は、

25 所望のサーボエラー信号を生成するための前記サーボエラー信号生成プログラムの使用頻度を、サーボエラー信号の種類毎に変更する、

ことを特徴とする光ディスク装置。

25. 請求の範囲第24項に記載の光ディスク装置において、

前記演算器は、

サーボエラー信号として、全加算信号（以下、AS信号と称する。）、フォーカ

スエラー信号（以下、F E信号と称する。）、及びトラッキングエラー信号（以下、T E信号と称する。）を生成する場合に、A S信号の生成頻度が、F E信号及びT E信号の生成頻度よりも低くなるように前記サーボエラー信号生成プログラムを使用する、

5 ことを特徴とする光ディスク装置。

26. 請求の範囲第16項から第18項の何れかに記載の光ディスク装置において、

前記時分割A D変換器及び前記サーボエラー信号生成回路の動作タイミングを制御するタイミング制御回路をさらに備え、

10 前記サーボエラー信号生成回路における1つのサーボエラー信号を生成するために必要なすべての受光素子からの信号の取得完了タイミングと、前記時分割A D変換器における前記すべての受光素子からの信号のA D変換終了タイミングとを一致させる、

ことを特徴とする光ディスク装置。

15 27. 請求の範囲第16項から第18項の何れかに記載の光ディスク装置において、

前記時分割A D変換器及び前記サーボエラー信号生成回路の動作タイミングを制御するタイミング制御回路をさらに備え、

20 前記サーボエラー信号生成回路が、光ピックアップの受光素子からのメインビームに対する受光素子からの信号とサブビームに対する受光素子からの信号を使用してサーボエラー信号生成演算を行う際には、

前記タイミング制御回路は、前記サーボエラー信号生成回路における1つのサーボエラー信号を生成するために必要なメインビームに対するすべての受光素子からの信号の取得完了タイミングと、前記時分割A D変換器における前記メイン
25 ビームに対するすべての受光素子からの信号のA D変換終了タイミングとを一致させるとともに、

前記サーボエラー信号生成回路は、前記時分割A D変換器によってA D変換されたメインビームに対する受光素子からの信号と、当該A D変換されたメインビームに対する受光素子からの信号より1サンプリング周期前にA D変換されたサ

ブビームに対する受光素子からの信号とを使用してサーボエラー信号生成演算を行う、

ことを特徴とする光ディスク装置。

28. 請求の範囲第16項から第18項の何れかに記載の光ディスク装置において、

前記時分割AD変換器及び前記サーボエラー信号生成回路の動作タイミングを制御するタイミング制御回路をさらに備え、

前記サーボエラー信号生成回路が、同一チャンネルのAD変換結果を使用して複数種類のサーボエラー信号生成演算を繰り返し行う際には、

10 前記サーボエラー信号生成回路は、より位相遅れの影響が大きいサーボエラー信号の生成演算を優先して行い、

前記タイミング制御回路は、前記サーボエラー信号生成回路によって最初に行われるサーボエラー信号生成演算において、当該サーボエラー信号を生成するために必要なすべての受光素子からの信号の取得完了タイミングと、前記時分割AD変換器における前記すべての受光素子からの信号のAD変換終了タイミングとを一致させる、

15 ことを特徴とする光ディスク装置。

29. 請求の範囲第16項から第18項の何れかに記載の光ディスク装置において、

20 前記時分割AD変換器及び前記サーボエラー信号生成回路の動作タイミングを制御するタイミング制御回路をさらに備え、

前記サーボエラー信号生成回路が、前記時分割AD変換器から出力される同一チャンネルのAD変換結果を使用して複数種類のサーボエラー信号生成演算を行う際には、

25 前記タイミング制御回路は、前記時分割AD変換器において同一のチャンネルを1サンプリングの間に繰り返してAD変換させるとともに、前記サーボエラー信号生成回路における前記複数種類のサーボエラー信号の生成演算において、各サーボエラー信号を生成するために必要なすべての受光素子からの信号の取得完了タイミングと、時分割AD変換器における前記すべての受光素子からの信号の

AD変換終了タイミングとを一致させる、

ことを特徴とする光ディスク装置。

30. 請求の範囲第16項から第18項の何れかに記載の光ディスク装置において、

- 5 前記時分割AD変換器及び前記サーボエラー信号生成回路の動作タイミングを制御するタイミング制御回路をさらに備えるとともに、

前記時分割AD変換器が、AD変換を行うチャンネルの選択とチャンネルの切り替えタイミングとを任意に制御する機構を有し、

- 10 前記サーボエラー信号生成回路におけるサーボエラー信号生成演算の演算時間に応じて前記時分割AD変換器における各チャンネルAD変換タイミングを制御し、前記タイミング制御回路によって、前記サーボエラー信号生成回路における1つのサーボエラー信号を生成するために必要なすべての受光素子からの信号の取得完了タイミングと、前記時分割AD変換器における前記すべての受光素子からの信号のAD変換終了タイミングとを一致させる、

- 15 ことを特徴とする光ディスク装置。

31. 請求の範囲第30項に記載の光ディスク装置において、

前記時分割AD変換器は、

- 20 入力セクタ及び出力セクタに制御信号を出力することにより、AD変換を行うチャンネルの選択と、チャンネルの切替えタイミングを制御するセクタ制御回路と、

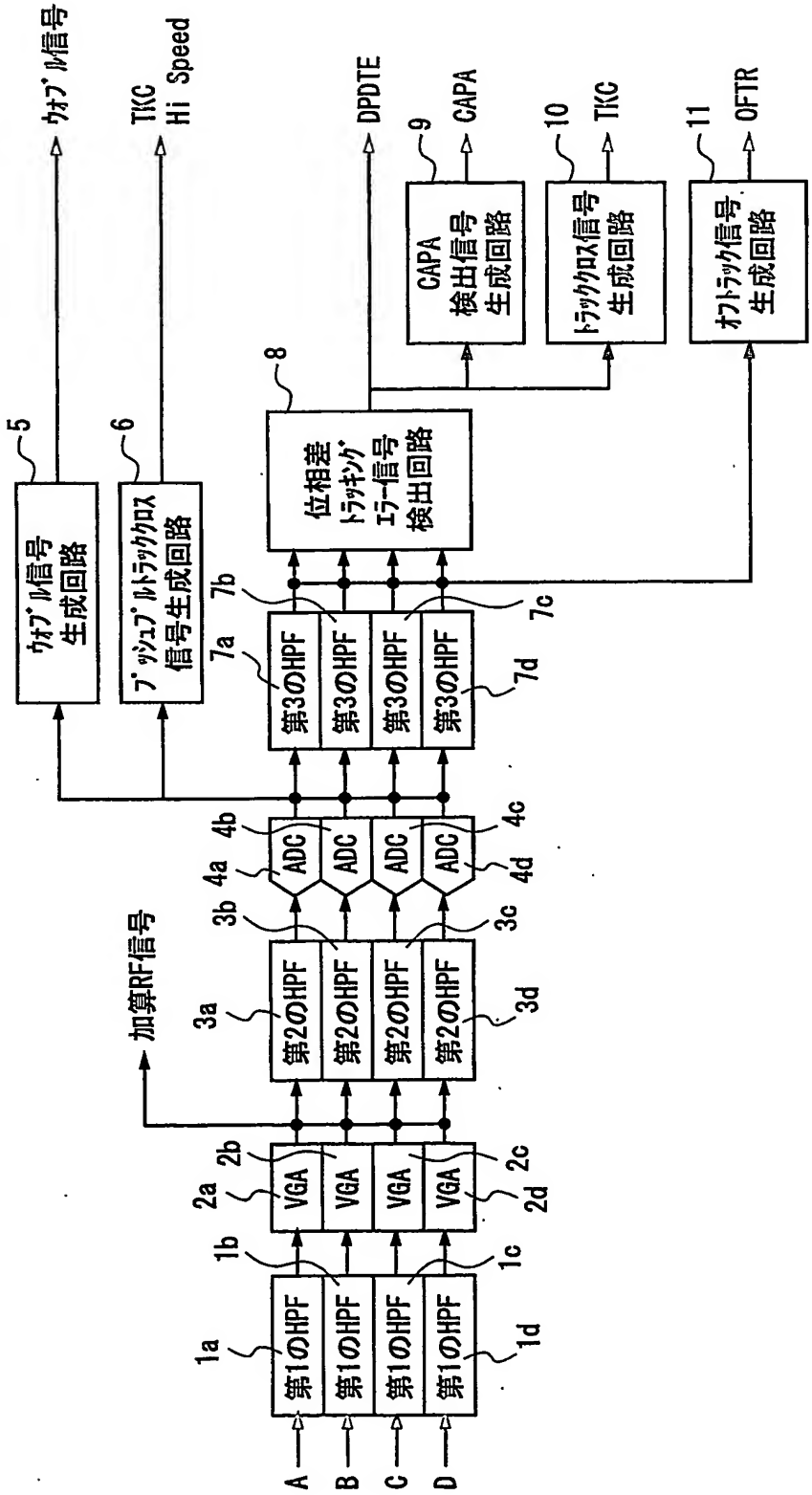
光ピックアップの受光素子からの複数の出力を入力とし、前記セクタ制御回路によって指示された所定のタイミングで、所定のチャンネルの信号をセレクトして出力するセクタと、

- 25 前記入力セクタから出力された信号をAD変換し、デジタル化した信号を出力するAD変換器と、

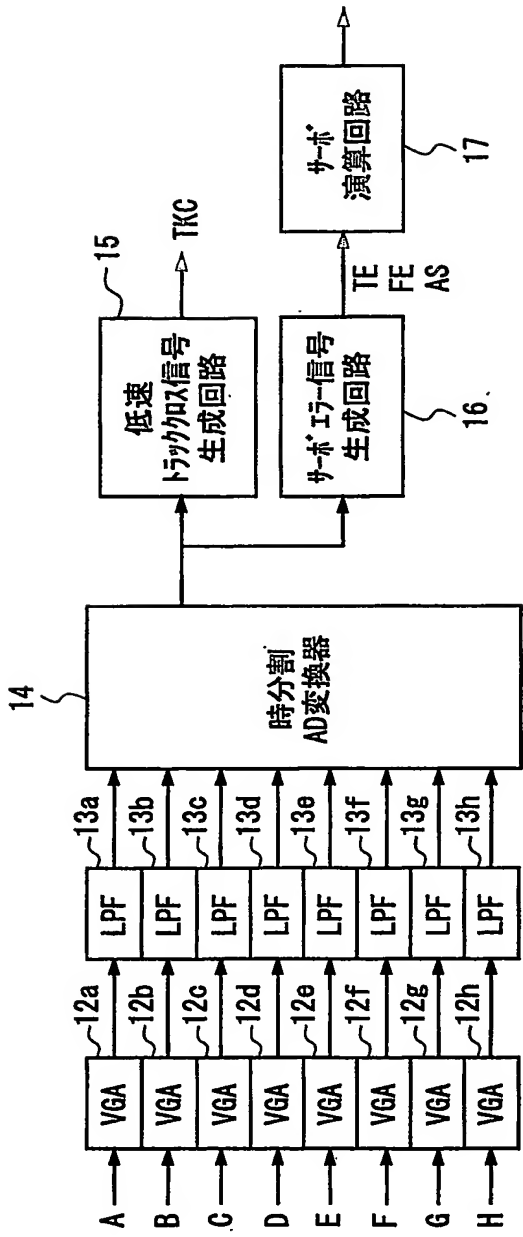
前記AD変換器から出力されたデジタル化された信号を、前記セクタ制御回路により指示される、前記入力セクタによってセレクトしたチャンネルで出力する出力セクタとを備える、

ことを特徴とする光ディスク装置。

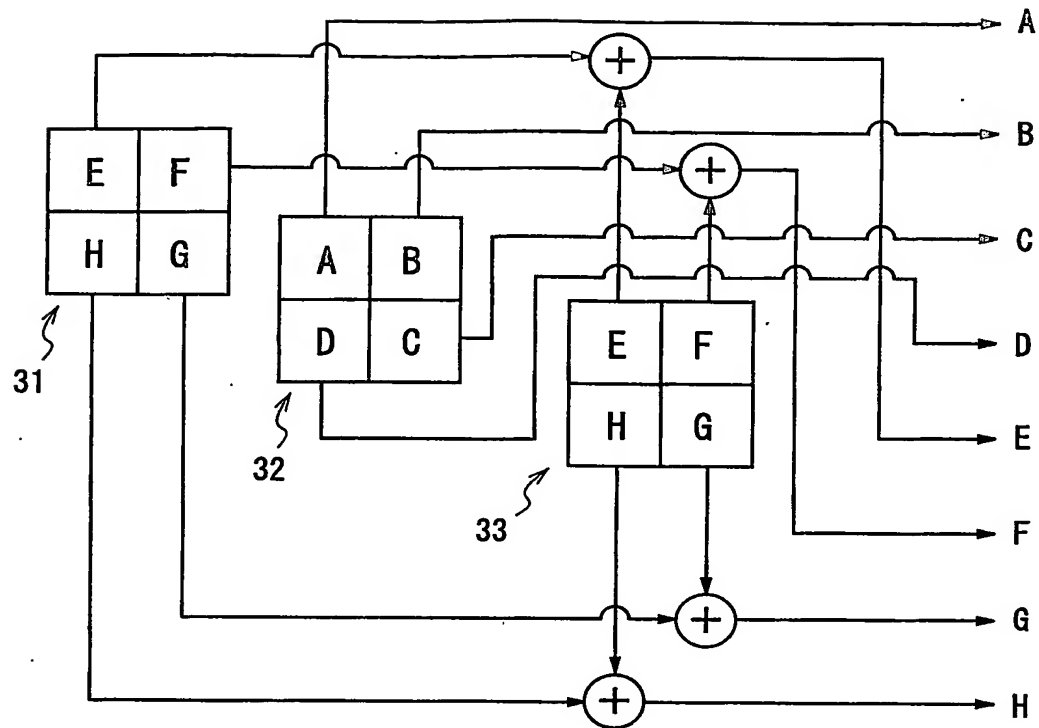
第1図



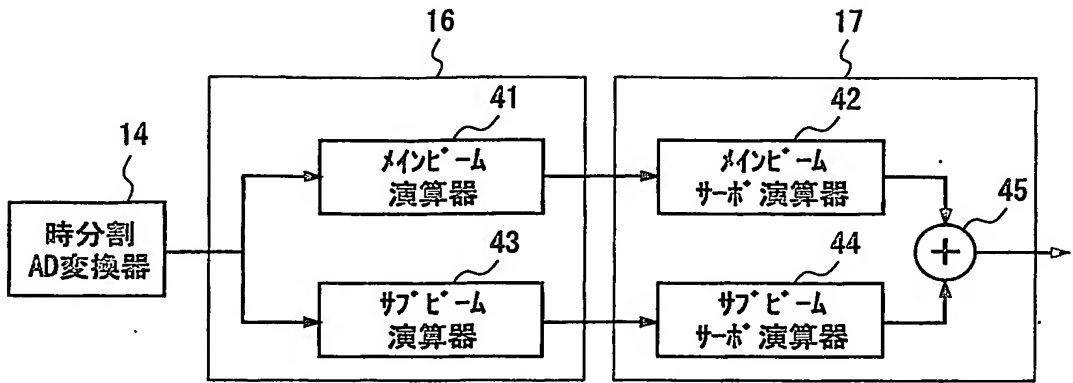
第2図



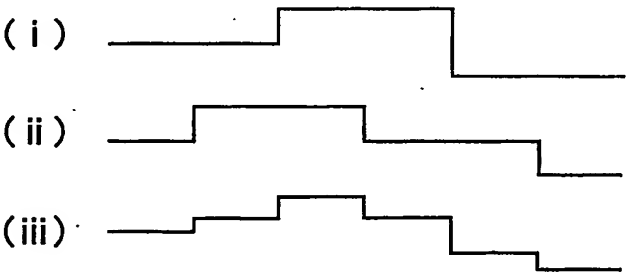
第3図



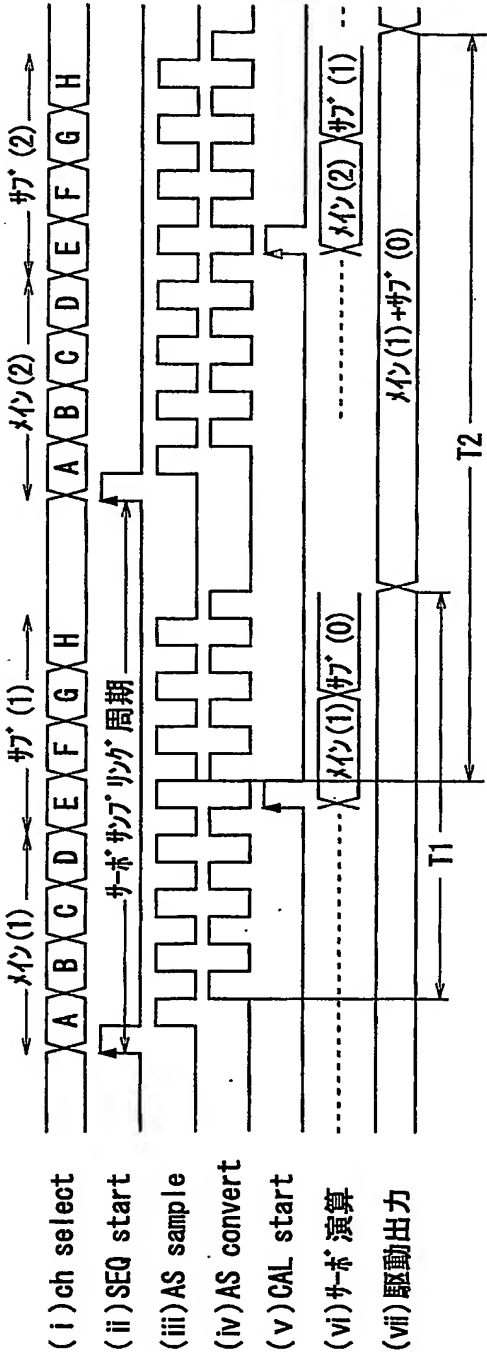
第4(a)図



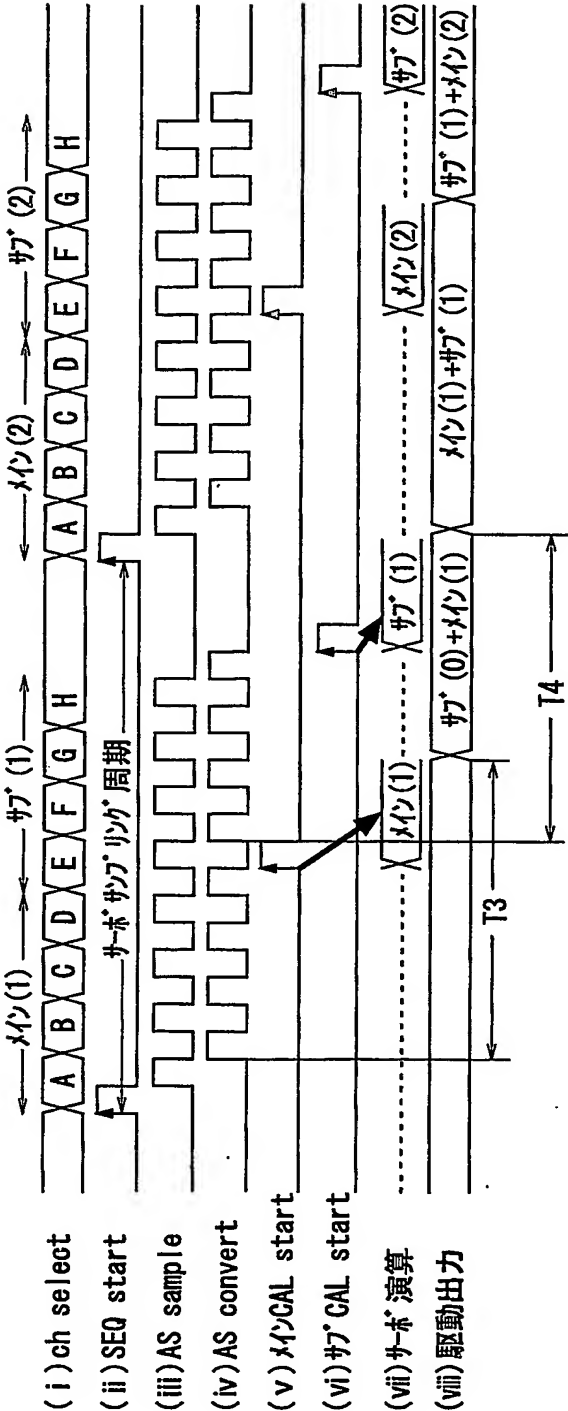
第4(b)図



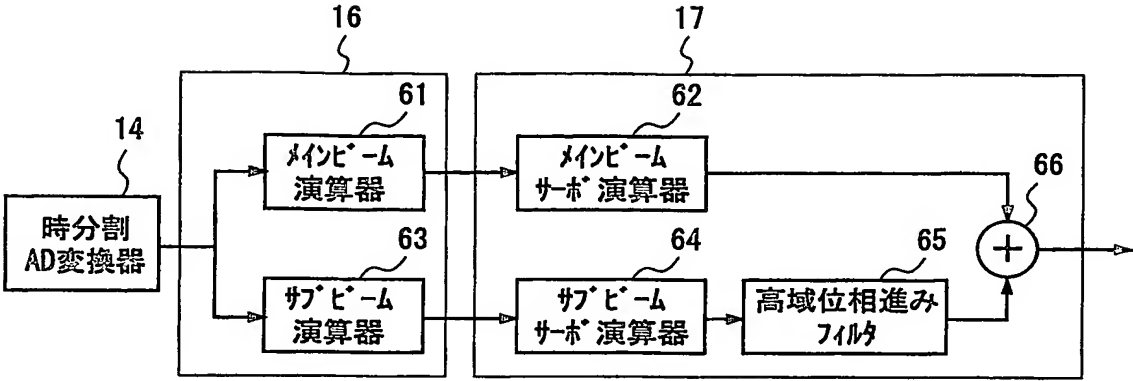
第5(a)図



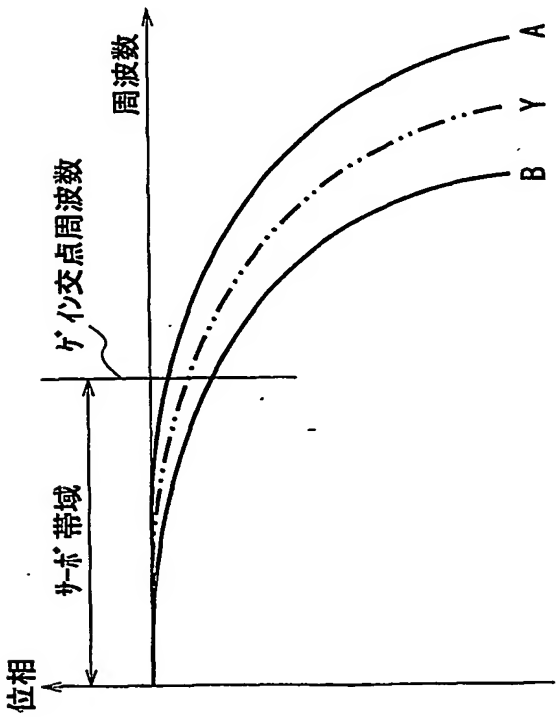
第5(b)図



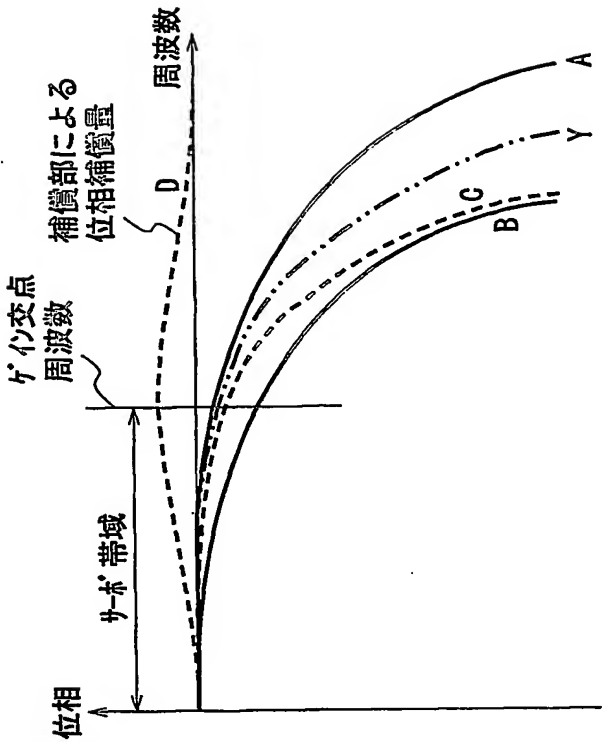
第6図



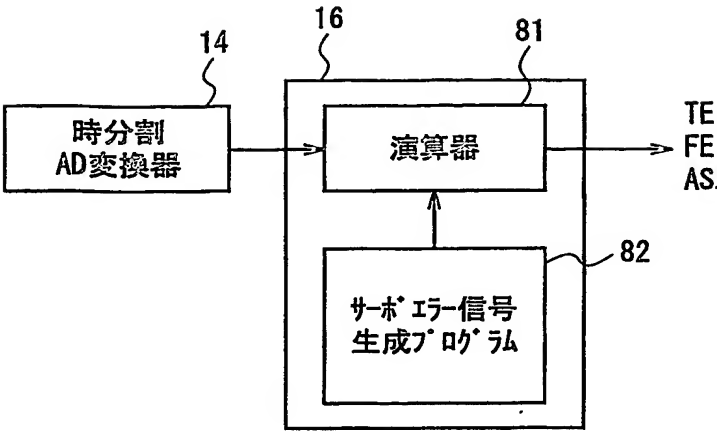
第7(a)図



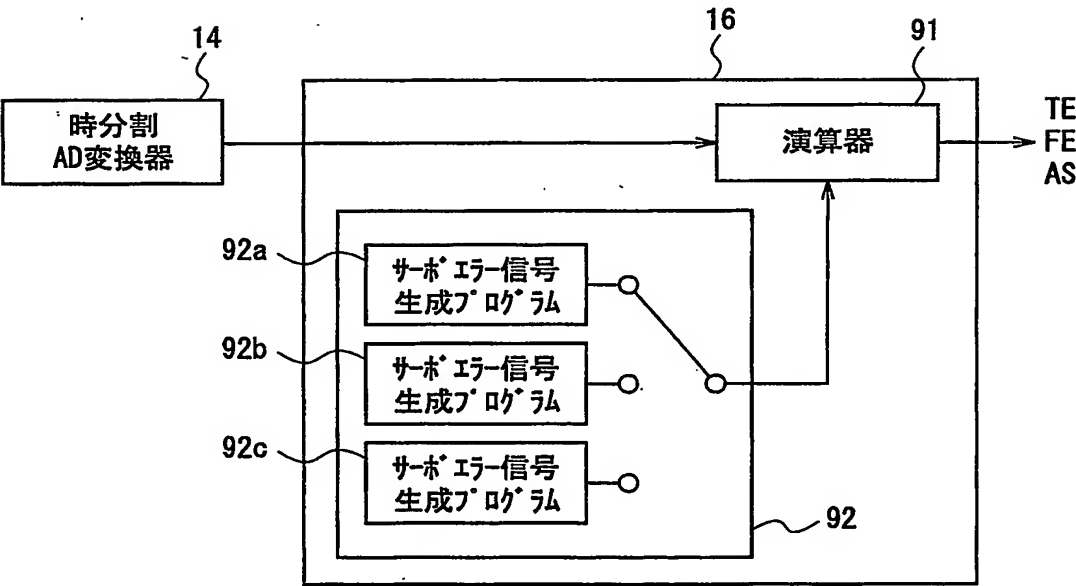
第7(b)図



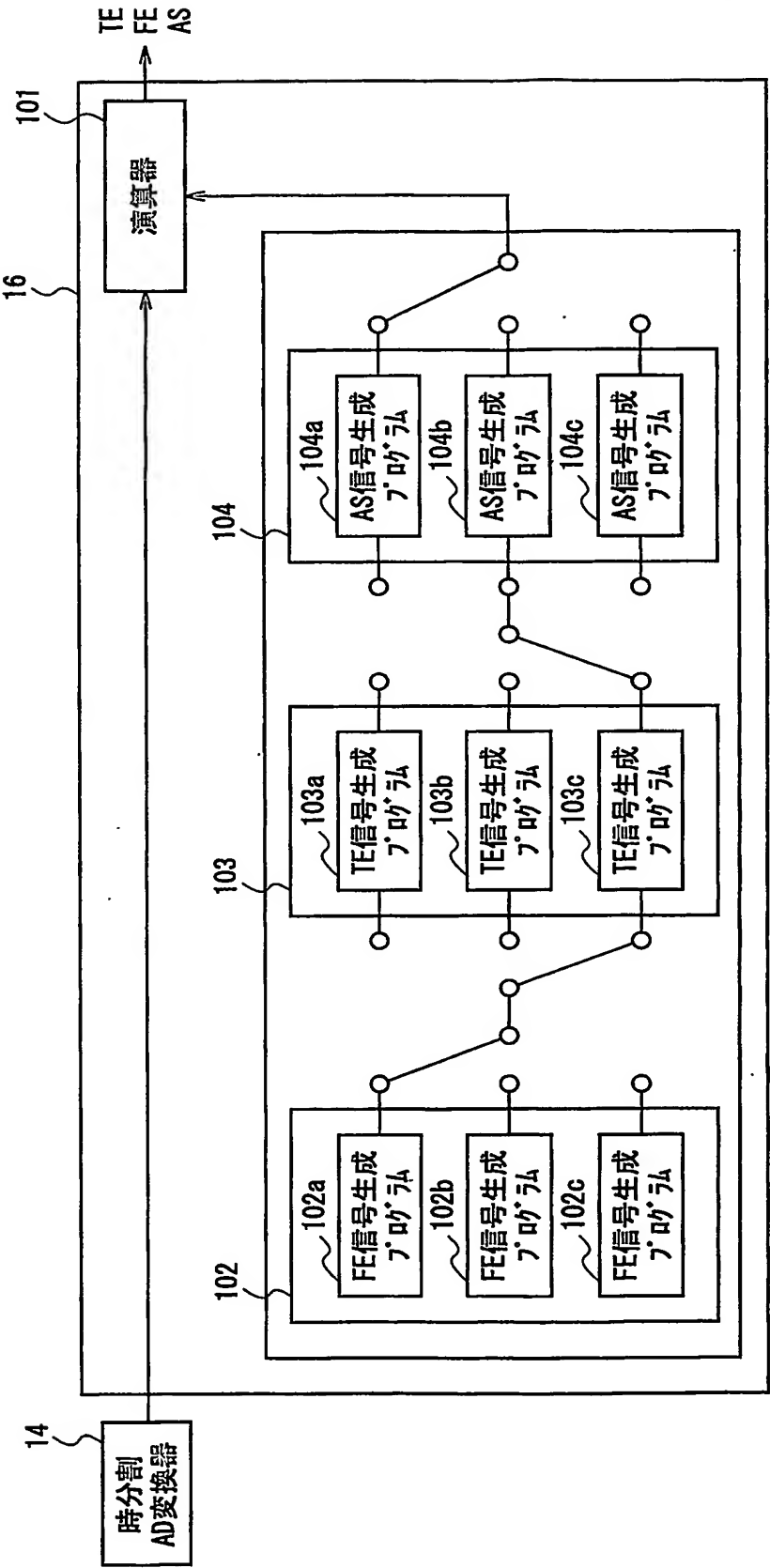
第8図



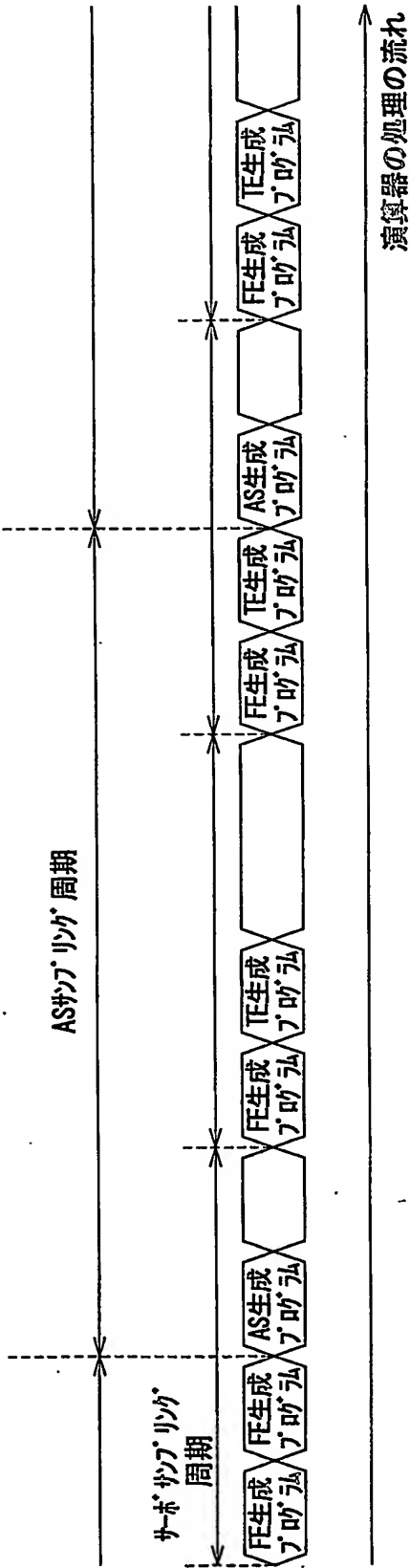
第9図



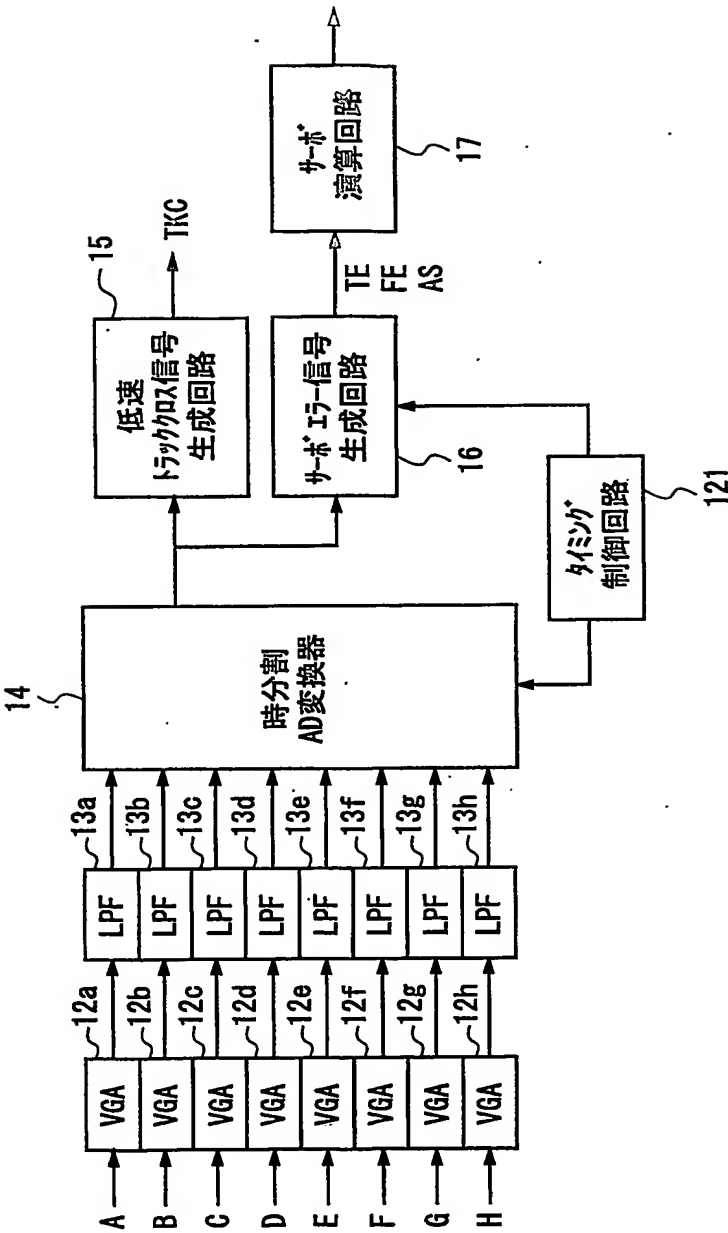
第10図



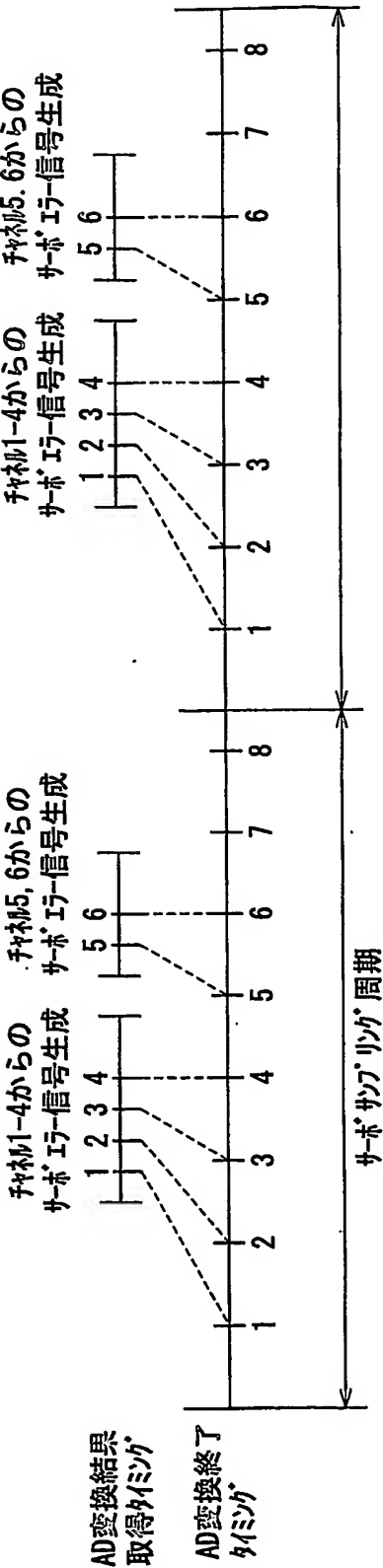
第11図



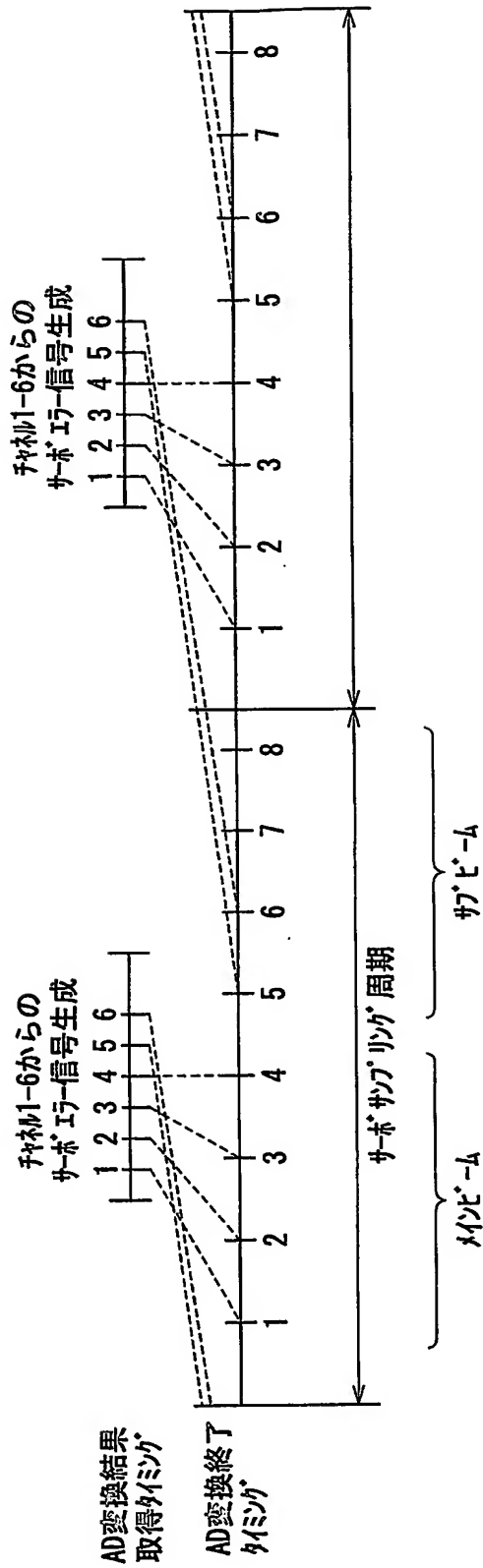
第12図



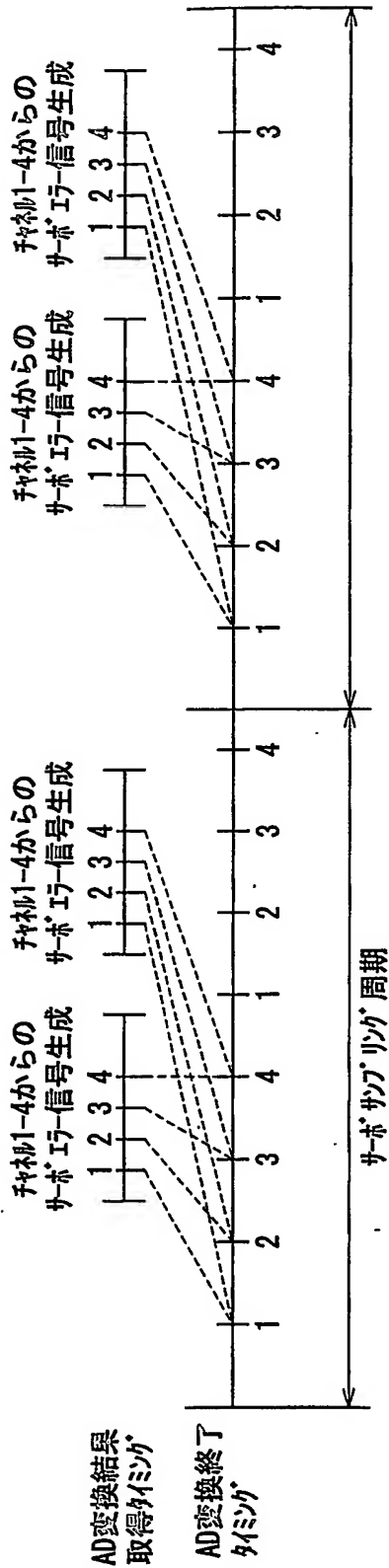
第13図



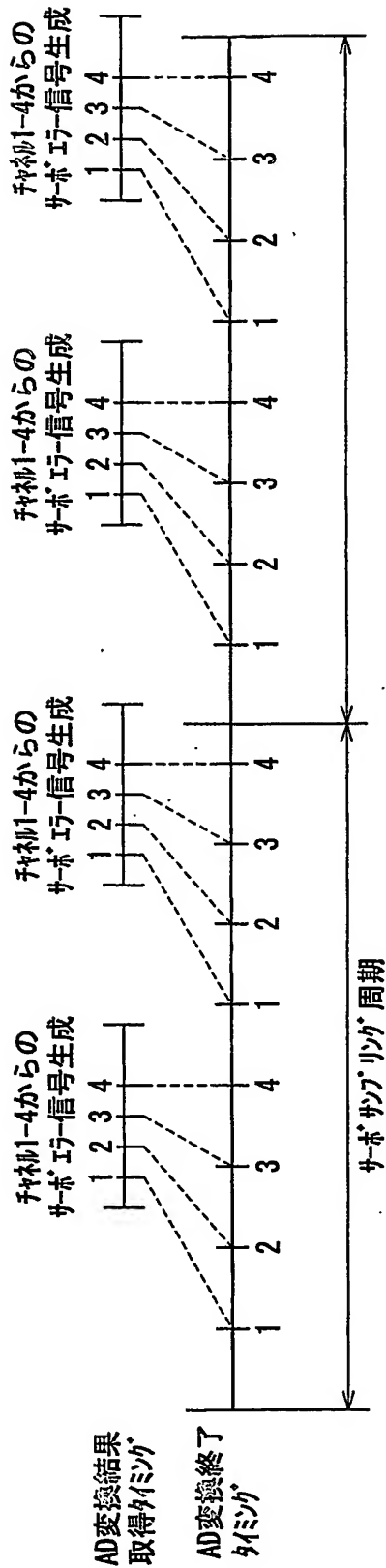
第14図



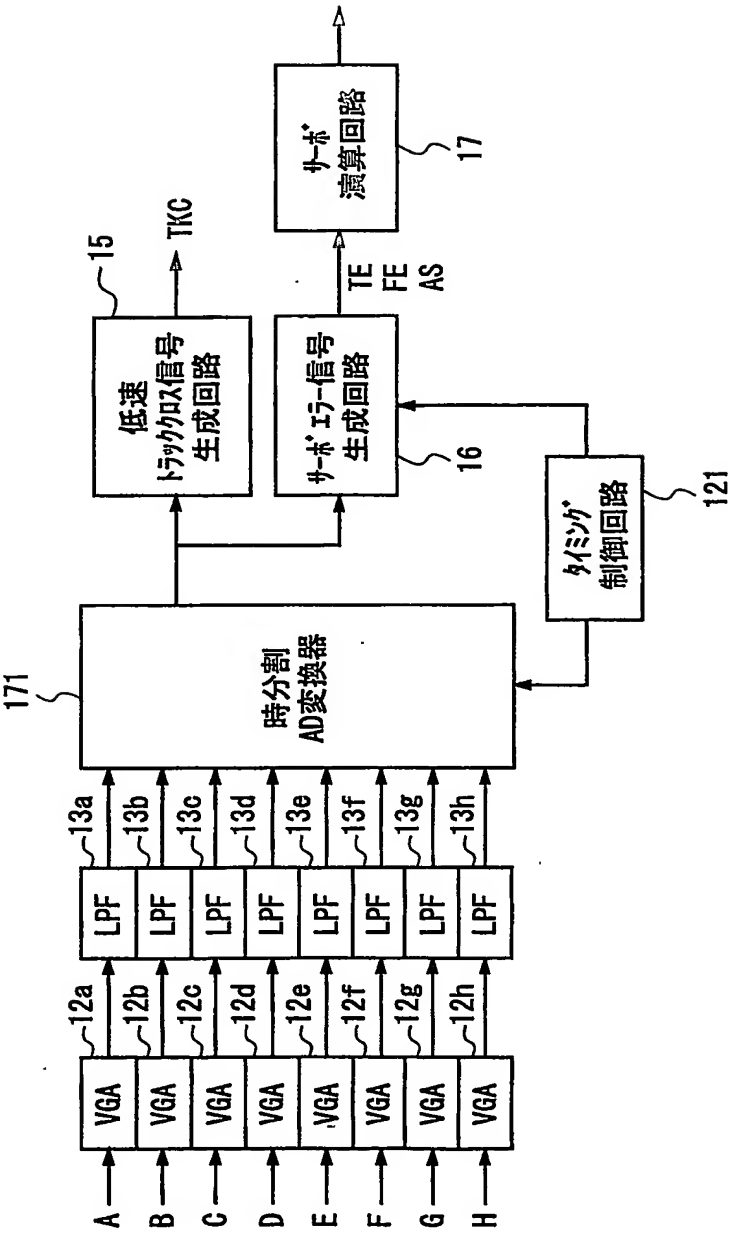
第15図



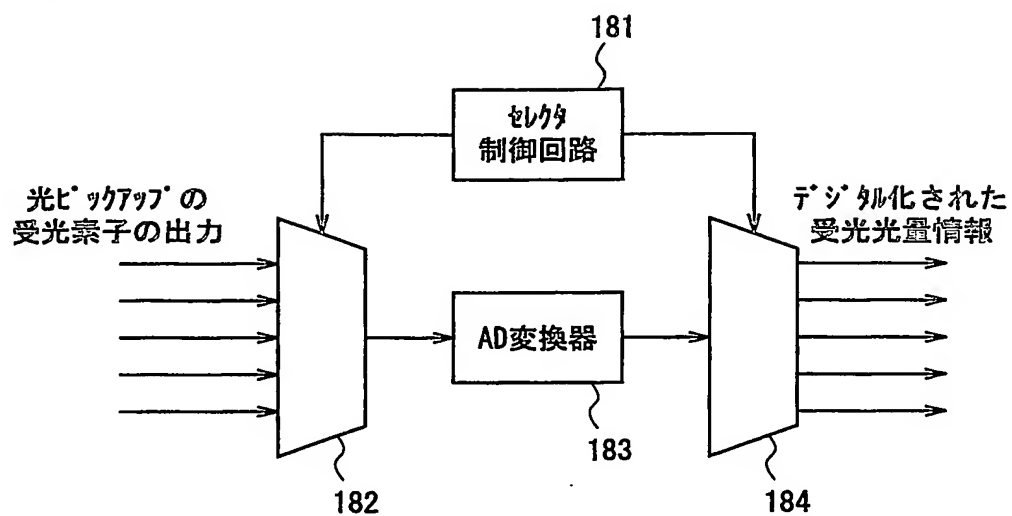
第16図



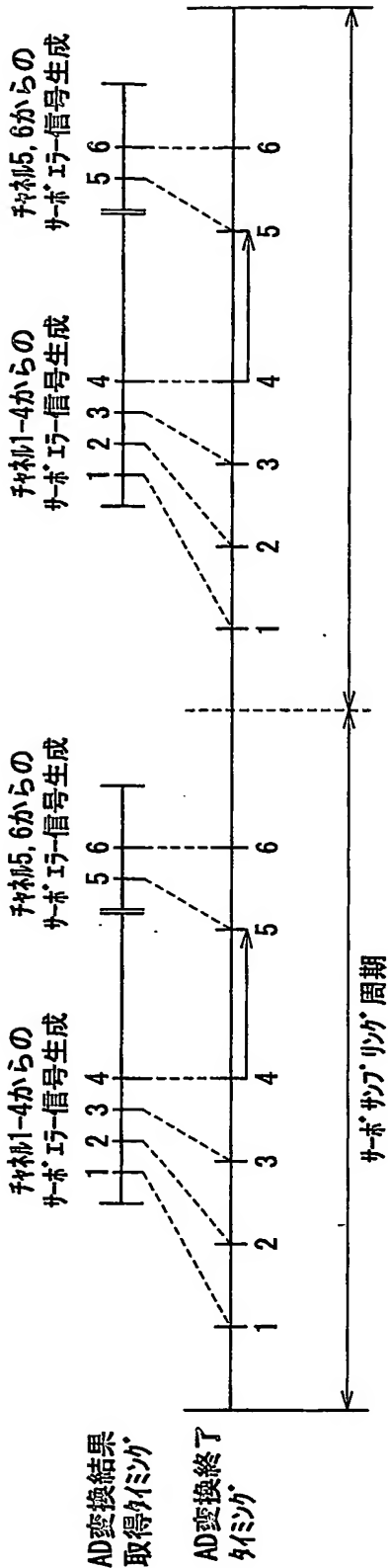
第17図



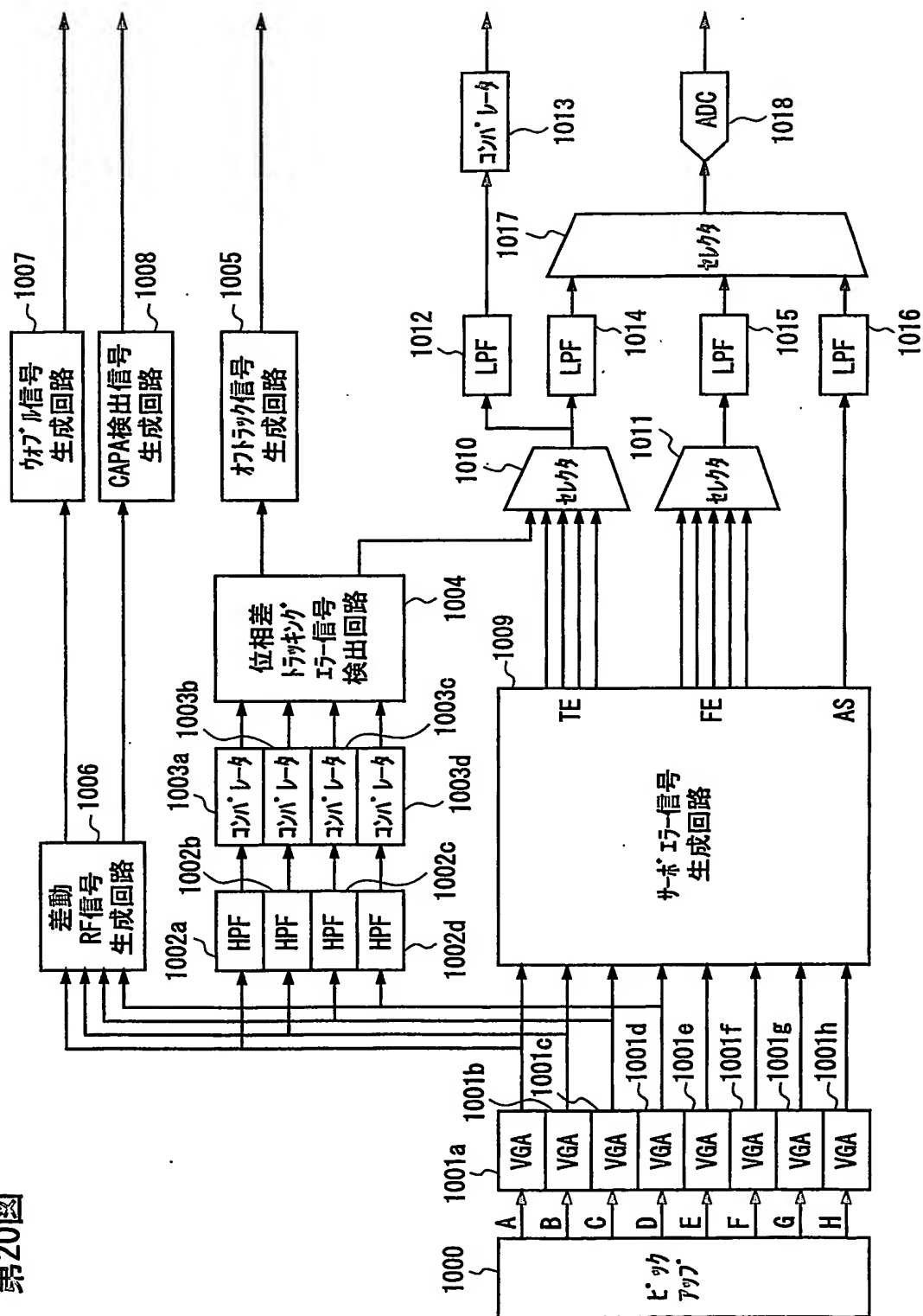
第18図



第19図



第20図



第21図

$TE = (TE+) * (1-a) - (TE-) * (1+a)$	
(a)	$TE+ = A, \quad FE- = B$
(b)	$TE+ = (A+D), \quad FE- = (B+C)$
(c)	$TE+ = (A+D) - k(E+H), \quad TE- = (B+C) - k(F+G)$
(d)	$TE+ = (\text{位相差}AB), \quad TE- = (\text{位相差}CD)$

第22図

$FE = (FE+) * (1-a) - (FE-) * (1+a)$	
(a)	$FE+ = E, \quad FE- = F$
(b)	$FE+ = H, \quad FE- = G$
(c)	$FE+ = A+C, \quad FE- = B+D$
(d)	$FE+ = (A+C) - k(F+H), \quad FE- = (B+D) - k(E+G)$

第23図

$AS = A+B+C+D$
